

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2002-323705
(P2002-323705A)

(43) 公開日 平成14年11月8日 (2002.11.8)

(51) Int.Cl. ⁷	識別記号	F I	デマート* (参考)
G 0 2 F 1/1368		G 0 2 F 1/1368	2 H 0 9 1
	1/1335	1/1335	2 H 0 9 2
	5 0 0		5 2 0
	5 2 0		5 C 0 5 8
G 0 9 F 9/30	3 3 0	G 0 9 F 9/30	3 3 0 Z 5 C 0 9 4
	3 3 8		3 3 8 5 F 1 1 0

審査請求 未請求 請求項の数39 O L (全 23 頁) 最終頁に続く

(21) 出願番号 特願2001-128053(P2001-128053)

(22) 出願日 平成13年4月25日 (2001. 4. 25)

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 小橋 裕

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

(74) 代理人 100095728

弁理士 上柳 雅彦 (外1名)

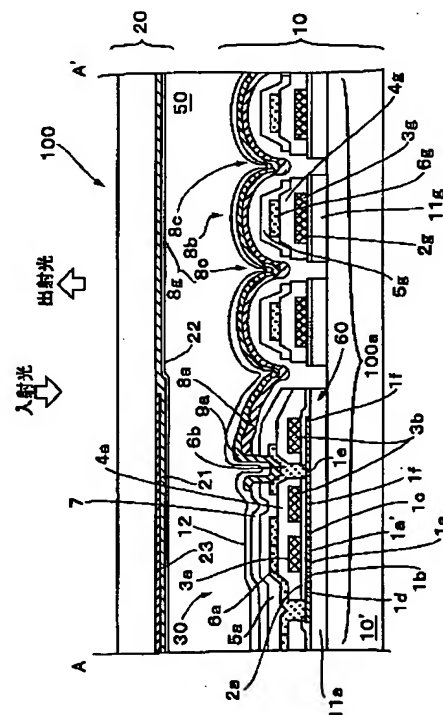
最終頁に続く

(54) 【発明の名称】 電気光学装置および電子機器

(57) 【要約】

【課題】 製造コストの増大を最小限に抑えながら、光拡散機能を備えた光反射膜を好適な状態に形成することのできる電気光学装置、およびそれを備えた電子機器を提供すること。

【解決手段】 アクティブマトリクス型の反射型あるいは半透過・半反射型の電気光学装置100において、アレイ基板10では、光反射膜8aの表面には、下地保護膜11a、ゲート絶縁膜2a、走査線3a、第1層間絶縁膜4a、データ線6a、第2層間絶縁膜5aと同層の薄膜が所定パターンで残された凹凸形成用薄膜11g、2g、3g、4g、6g、5gの段差や凹凸によって形成された凹凸パターン8gが形成されているので、対向基板20から入射した光を拡散させながら、対向基板20に向けて反射させることができる。



(2)

【特許請求の範囲】

【請求項1】 電気光学物質を挟持する基板には、各画素毎に少なくとも、一つ又は複数の配線に電気的に接続する画素スイッチング用のアクティブ素子と、光反射膜とを備えた電気光学装置において、

前記光反射膜の下層側のうち、当該光反射膜と平面的に重なる領域には、前記一つ又は複数の配線、およびそれらの配線の層間又は上層又は下層に形成された絶縁膜のうちの少なくとも1層と同層の薄膜が所定のパターンで選択的に形成された凹凸形成用薄膜と、当該凹凸形成用薄膜の非形成領域とが設けられ、

前記光反射膜の表面には、前記凹凸形成用薄膜の形成領域と非形成領域とによって凹凸パターンが形成されていることを特徴とする電気光学装置。

【請求項2】 請求項1において、前記光反射膜の下層側、かつ、前記凹凸形成用薄膜の上層側には平坦化膜が形成されていることを特徴とする電気光学装置。

【請求項3】 請求項2において、前記平坦化膜の平均膜厚は、前記凹凸パターンの高低差の1/2倍から2倍までの範囲であることを特徴とする電気光学装置。

【請求項4】 請求項1ないし3のいずれかにおいて、前記凹凸形成用薄膜には、少なくとも、前記配線のうち一つと同層の導電膜が含まれていることを特徴とする電気光学装置。

【請求項5】 請求項4において、前記配線のうちの一つと同層の導電膜からなる前記凹凸形成用薄膜は、前記配線と電気的に分離されていることを特徴とする電気光学装置。

【請求項6】 請求項1ないし5のいずれかにおいて、前記アクティブ素子は、薄膜トランジスタ又は薄膜ダイオード素子であり、

前記配線のうちの一つは、走査線であることを特徴とする電気光学装置。

【請求項7】 請求項1ないし5のいずれかにおいて、前記アクティブ素子は薄膜トランジスタであり、前記配線のうちの一つは、データ線であることを特徴とする電気光学装置。

【請求項8】 請求項1ないし5のいずれかにおいて、前記アクティブ素子は薄膜トランジスタであり、前記配線は走査線ならびにデータ線をともに含み、前記凹凸形成用薄膜は、走査線とデータ線のそれぞれと同一の層よりなる導電膜をともに含むことを特徴とする電気光学装置。

【請求項9】 請求項4ないし8のいずれかにおいて、前記導電膜の膜厚は、それぞれ500nm以上を有することを特徴とする電気光学装置。

【請求項10】 請求項4ないし9のいずれかにおいて、前記導電膜は、少なくとも厚さ寸法の1/2に相当する部分がアルミニウム膜、タンタル膜、モリブデン膜、またはこれらの金属のいずれかを主成分とする合金

2

膜からなることを特徴とする電気光学装置。

【請求項11】 請求項4ないし10のいずれかにおいて、前記導電膜は、ドライエッチング法によって加工されたことを特徴とする電気光学装置。

【請求項12】 請求項1ないし11のいずれかにおいて、前記凹凸形成用薄膜には、少なくとも、絶縁膜が含まれていることを特徴とする電気光学装置。

【請求項13】 請求項12において、前記絶縁膜には、アクティブ素子ならびに配線より下層に形成されている下地保護膜と同一の層よりなる絶縁層が含まれていることを特徴とする電気光学装置。

【請求項14】 請求項12または13において、前記配線が複数であり、前記絶縁膜には、それら複数の配線間を電気的に絶縁する層間絶縁膜と同一の層よりなる絶縁層が含まれていることを特徴とする電気光学装置。

【請求項15】 請求項12ないし14のいずれかにおいて、前記絶縁膜には、前記配線の上層に形成されている保護絶縁膜と同一の層よりなる絶縁層が含まれていることを特徴とする電気光学装置。

【請求項16】 請求項12ないし15のいずれかにおいて、前記絶縁膜は、少なくとも厚さ寸法の1/2に相当する部分がシリコン酸化膜からなることを特徴とする電気光学装置。

【請求項17】 請求項16において、前記絶縁膜は、ドライエッチング法により形成されてなることを特徴とする電気光学装置。

【請求項18】 請求項14ないし17のいずれかにおいて、前記アクティブ素子は薄膜トランジスタであり、前記凹凸形成用薄膜の下層には、前記薄膜トランジスタの能動層と同層の半導体膜が平面的に重なっていることを特徴とする電気光学装置。

【請求項19】 請求項1ないし18のいずれかにおいて、前記凹凸パターンは、隣接する凸部が20μm以下の平面距離をもって繰り返されている領域を有していないことを特徴とする電気光学装置。

【請求項20】 請求項1ないし19のいずれかにおいて、前記凹凸パターンの高低差は、500nm以上であることを特徴とする電気光学装置。

【請求項21】 請求項20において、前記凹凸パターンの高低差は、800nm以上であることを特徴とする電気光学装置。

【請求項22】 請求項1ないし21のいずれかにおいて、前記凹凸形成用薄膜は、外周縁が鋭角を有しない平面形状をもって形成されていることを特徴とする電気光学装置。

【請求項23】 請求項22において、前記凹凸形成用薄膜は、使用されているフォトリソグラフィ装置の解像度の2倍以下の長さよりなる多角形として描画されたマスクを用いて形成されてなることを特徴とする電気光学

(3)

3

装置。

【請求項24】 請求項1ないし23のいずれかにおいて、前記凹凸パターンを構成する凸部および凹部は、いずれも、基板に対する傾斜角が3度以下の平坦部分の平面寸法が10 μ m以下であることを特徴とする電気光学装置。

【請求項25】 請求項1ないし24のいずれかにおいて、前記凹凸パターンは、隣接する凸部間の平面距離が前記凹凸パターンの高低差の5倍から20倍までの範囲であることを特徴とする電気光学装置。

【請求項26】 請求項1ないし25のいずれかにおいて、前記凹凸パターンを構成する各凸部の間で側面の傾斜角のばらつきが面内で10度以下であることを特徴とする電気光学装置。

【請求項27】 請求項26において、前記凹凸パターンを構成する各凸部の間で側面の傾斜角のばらつきが面内で5度以下であることを特徴とする電気光学装置。

【請求項28】 請求項1ないし27のいずれかにおいて、前記凹凸パターンを構成する各凸部は、側面の傾斜が当該凸部の中心に対して非対称であることを特徴とする電気光学装置。

【請求項29】 請求項28において、前記凹凸パターンを構成する各凸部は、側面の傾きが急峻な方が明視方向を向いていることを特徴とする電気光学装置。

【請求項30】 請求項28または29において、前記凹凸形成用薄膜は、少なくとも複数の導電膜からなり、それら複数の導電膜の残された凸パターンは、相互に少なくとも部分的には平面的に重なっており、かつ、重なりを中心と各パターンの中心が一致しない、非対称パターンであることを特徴とする電気光学装置。

【請求項31】 請求項28ないし30のいずれかにおいて、前記凹凸形成用薄膜は、少なくとも複数の絶縁膜からなり、

それら複数の絶縁膜に開口された凹パターンは、少なくとも部分的には平面的に重なっており、かつ、重なりを中心と各パターンの中心が一致しない、非対称パターンであることを特徴とする電気光学装置。

【請求項32】 請求項28ないし31のいずれかにおいて、前記凹凸形成用薄膜は、少なくとも一つの絶縁膜と少なくとも一つの導電膜からなり、

前記導電膜の残された凸パターンと前記絶縁膜に開口された凹パターンの中心が平面的に非対称に分布することを特徴とする電気光学装置。

【請求項33】 請求項1ないし32のいずれかにおいて、前記凹凸形成用薄膜は、前記凹凸パターンを構成する凸部の下層側の残しパターンが上層側の残しパターンより常に外側に形成されてなり、前記凹凸パターンを構成する凹部の下層側の開口パターンが上層側の開口パターンより内側に形成されてなる順テーパ形状を有していることを特徴とする電気光学装置。

4

【請求項34】 請求項33において、前記凹凸形成用薄膜は、少なくとも複数の導電膜からなり、より上層で導電膜が残された凸パターンは、下層で導電膜が残された凸パターンの形成領域の内側領域に常に形成されていることを特徴とする電気光学装置。

【請求項35】 請求項33または34において、前記凹凸形成用薄膜は、少なくとも複数の絶縁膜からなり、より下層で絶縁膜に開口された凹パターンは上層の絶縁膜に形成された凸パターンの形成領域の内側領域に常に形成されていることを特徴とする電気光学装置。

【請求項36】 請求項1ないし35において、前記凹凸形成用薄膜は、少なくとも一つの絶縁膜と少なくとも一つの導電膜からなり、

前記導電膜の残された凸パターンと前記絶縁膜に開口された凹パターンは相互に平面的に重なり合う部分を有さないことを特徴とする電気光学装置。

【請求項37】 請求項1ないし36において、前記凹凸形成用薄膜は、複数の絶縁膜または導電膜からなり、各絶縁膜または導電膜は、膜厚が800nm以下であることを特徴とする電気光学装置。

【請求項38】 請求項1ないし37のいずれかにおいて、前記電気光学物質は、液晶であることを特徴とする電気光学装置。

【請求項39】 請求項1ないし38のいずれかに規定する電気光学装置を表示装置として用いたことを特徴とする電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、電気光学装置、およびそれを用いた電子機器に関するものである。さらに詳しくは、当該電気光学装置における画素の構成に関するものである。

【0002】

【従来の技術】液晶装置などの電気光学装置は、各種機器の直視型の表示装置として用いられている。このような電気光学装置のうち、画素スイッチング用の非線形素子としてTFTを用いたアクティブマトリクス型の液晶装置では、図21に示すように、電気光学物質としての液晶50を挟持するTFTアレイ基板10および対向基板20のうち、TFTアレイ基板10の方には、画素スイッチング用のTFT（薄膜トランジスタ/Thin Film Transistor）30と、このTFT30を介してデータ線6aに電気的に接続するITO膜などの透明導電性膜からなる画素電極9aとが形成されている。

【0003】液晶装置のうち、反射型あるいは半透過・半反射型のものでは、対向基板20の側から入射してきた外光を対向基板20の方に向けて反射するための光反射膜8aが画素電極9aの下層側に形成され、対向基板20側から入射した光をTFTアレイ基板10側で反射

(4)

5

し、対向基板10側から出射された光によって画像を表示する方式が主流である。なお、対向基板20の側に光反射膜を形成することにより、TFTアレイ基板10側から入射した外光を対向基板20側で反射し、TFTアレイ基板10側から出射された光によって画像を表示することも可能であるが、このような構成の場合、TFTアレイ基板10を光が透過することになるため、TFT30の形成領域などでは光が透過しないので、明るい表示を行うという点で不利である。また、アレイ基板10、対向基板20の液晶50と逆側に反射板を設ける構造も考えられるが、明るさと視差の問題から表示品質は上記のような内面電極構造に比べて一般的にかなり落ちる。

【0004】このような反射型あるいは半透過・半反射型の液晶装置において、光反射膜8aで反射された光の方向性が強いと、画像をみる角度で明るさが異なるなどの視野角依存性が顕著に出てくる。そこで、従来は、液晶装置を製造する際、第2層間絶縁膜5a（表面保護膜）の表面に、アクリル樹脂などといった感光性樹脂を800nm～1500nmの厚さに塗布した後、この感光性樹脂をフォトリソグラフィ技術を用いてパターンニングすることによって、光反射膜8aの下層側のうち、光反射膜8aと平面的に重なる領域に、凹凸形成用感光性樹脂層13を所定のパターンで選択的に残すことにより、その上層側に形成される光反射膜8aの表面に凹凸パターン8gを形成している。

【0005】このため、対向基板20から入射した光は、光反射膜8aの表面で、拡散しながら反射して対向基板20に向かうので、液晶装置で表示される画像の視野角依存性を抑えることができる。

【0006】なお、ここでは、画素スイッチング用のアクティブ素子としてTFTを例として示したが、アクティブ素子としてMIM（Metal Insulator Metal）素子などの薄膜ダイオード素子（TFD素子／Thin Film Diode素子）を用いても一向に構わない。

【0007】

【発明が解決しようとする課題】しかしながら、従来の液晶装置のように、凹凸形成用感光性樹脂層13によって光反射膜8aの表面に凹凸パターン8gを形成する方法では、感光性樹脂を塗布する工程を追加しなければならないため、製造コストが増大するという問題点がある。また、この塗布した感光性樹脂をフォトリソグラフィ技術を用いて凹凸形成用感光性樹脂層13として選択的に残すための工程も追加する必要があるため、製造コストが増大するという問題点がある。

【0008】以上の問題点に鑑みて、本発明の課題は、製造コストの増大を最小限に抑えながら、光拡散機能を備えた光反射膜を好適な状態に形成することのできる電気光学装置、およびそれを備えた電子機器を提供するこ

6

とにある。

【0009】

【課題を解決するための手段】上記課題を解決するために、本発明では、電気光学物質を挟持する基板上には、各画素毎に少なくとも、一つ又は複数の配線に電気的に接続する画素スイッチング用のアクティブ素子と、光反射膜とを備えた電気光学装置において、前記光反射膜の下層側のうち、当該光反射膜と平面的に重なる領域には、前記一つ又は複数の配線、およびそれらの配線の層間又は上層又は下層に形成された絶縁膜のうちの少なくとも1層と同層の薄膜が所定のパターンで選択的に形成された凹凸形成用薄膜と、当該凹凸形成用薄膜の非形成領域とが設けられ、前記光反射膜の表面には、前記凹凸形成用薄膜の形成領域と非形成領域とによって凹凸パターンが形成されていることを特徴とする。

【0010】本発明では、光反射膜の下層側のうち、光反射膜と平面的に重なる領域には、前記一つ又は複数の配線、およびそれらの配線の層間又は上層又は下層に形成された絶縁膜のうちの少なくとも1層と同層の薄膜を凹凸形成用薄膜として所定のパターンで選択的に形成し、この凹凸形成用薄膜形成の有無に起因する段差、凹凸を利用して、光反射膜の表面に凹凸パターンを形成する。ここで、前記一つ又は複数の配線およびそれらの配線の層間又は上層又は下層に形成された絶縁膜は、光反射膜に凹凸を付すか否かに関わらず、必ず、形成されているもので、それらは、基板の表面全体に所定の薄膜を形成した後、フォトリソグラフィ技術を用いてパターンニングする方法により形成されるものである。このため、前記一つ又は複数の配線およびそれらの配線の層間又は上層又は下層に形成された絶縁膜を形成する工程をそのまま援用して、それらと同層の凹凸形成用薄膜を所定のパターンで選択的に形成することができる。従って、成膜工程を追加することなく、光拡散機能を備えた光反射膜を形成することができる。また、基板上にアクティブ素子を形成する領域を避けて凹凸形成用薄膜を形成することも容易であるので、アクティブ素子を形成するための微細加工を行うのに支障がない。

【0011】なお、ここでいうアクティブ素子は、MIM構造などを備えるTFD素子などといった非線形2端子素子であってもよいし、TFTであってもよい。また、TFTであれば、アモルファスSiを能動層に用いても、ポリシリコンSiを能動層に用いても構わないし、逆スタガ型、順スタガ型、コプレーナ型いずれの構造であっても差し支えない。

【0012】本発明において、前記光反射膜の下層側、かつ、前記凹凸形成用薄膜よりも上層側には平坦化膜が形成されていることが好ましい。このように構成すると、凹凸形成用薄膜の有無に起因する段差や凹凸が、平坦化膜によってエッジのない、なだらかな形状になって光反射膜の表面に凹凸パターンとして反映されるので、

(5)

7

エッジに起因する視野角依存性の発生を防止することができる。

【0013】ここで、前記平坦化膜の平均膜厚は、前記凹凸パターンにおける高低差の1/2倍から2倍までの範囲であることが好ましい。前記平坦化膜の平均膜厚が凹凸パターンの高低差の2倍を超えると、平坦化膜によって凹凸が消去されてしまい、正反射成分が強すぎて、明るい画像が得られる代わりに画像の視野角依存性が強まってしまう。これに対して、前記平坦化膜の膜厚が凹凸パターンの高低差の1/2倍未満では、平坦化膜によってエッジを確実に消去できず、エッジに起因する視野角依存性が発生してしまう。それ故、前記平坦化膜の膜厚を前記凹凸パターンにおける高低差の1/2倍から2倍までの範囲に設定すると、視野角依存性を抑えることができるのと同時に、画像の明るさも確保することができる。

【0014】本発明において、前記凹凸形成用薄膜は、1層のみであってもよいが、2層以上、形成されていることが好ましい。光反射膜の表面に十分な高低差を有する凹凸パターンを形成するには、可視光領域の波長と同等の厚さを有した凹凸形成用薄膜を形成する必要があるが、通常、TFTにはそれほど分厚い薄膜が形成されない。しかるに、前記凹凸形成用薄膜を2層以上、形成すれば、薄膜が薄い場合でも、光反射膜の表面に十分な高低差を有する凹凸パターンを形成することができる。

【0015】本発明においては、例えば、前記凹凸形成用薄膜には、少なくとも、前記配線のうち一つと同層の導電膜が含まれている構成を採用することができる。この場合、前記配線のうちの一つと同層の導電膜からなる前記凹凸形成用薄膜は、前記配線と電気的に分離されていることが好ましい。

【0016】本発明において、前記アクティブ素子は、例えば、TFT又はTFD素子であり、この場合、前記配線のうちの一つは走査線である。

【0017】本発明において、前記アクティブ素子がTFTである場合、前記凹凸形成用薄膜には、少なくとも、走査線またはゲート電極と同層の導電膜が含まれている。このような走査線やゲート電極は、基板の表面全体に導電膜を形成した後、フォトリソグラフィ技術を用いてパターンニングすることにより形成されるものである。このため、走査線またはゲート電極を形成する工程をそのまま援用して、走査線またはゲート電極と同層の凹凸形成用薄膜を所定のパターンで選択的に形成することができるので、光反射膜の表面に凹凸パターンを形成するのに新たな工程を追加する必要がない。

【0018】この場合、前記走査線または前記ゲート電極と同層の導電膜からなる前記凹凸形成用薄膜を、前記走査線および前記ゲート電極と電気的に分離しておき、走査線が凹凸形成用薄膜を介して他の構成要素と短絡状態になる、あるいは容量結合をおこすことを防止するこ

8

とが好ましい。

【0019】本発明において、前記アクティブ素子がTFTである場合、前記凹凸形成用薄膜には、少なくとも、データ線またはソース電極と同層の導電膜が含まれている構成を採用することができる。このようなデータ線やソース電極も、走査線やゲート電極と同様、基板の表面全体に導電膜を形成した後、フォトリソグラフィ技術を用いてパターンニングすることにより形成されるものである。このため、ソース電極を形成する工程をそのまま援用して、データ線またはソース電極と同層の凹凸形成用薄膜を所定のパターンで選択的に形成することができるので、光反射膜の表面に凹凸パターンを形成するのに新たな工程を追加する必要がない。

【0020】この場合、例えば、前記データ線および前記ソース電極と同層の導電膜からなる前記凹凸形成用薄膜を、前記データ線および前記ソース電極と電気的に分離しておき、データ線やソース電極が凹凸形成用薄膜を介して他の構成要素と短絡状態になることを防止することが好ましい。

【0021】このような構成を採用する場合、前記導電膜の膜厚は、それぞれ500nm以上であることが好ましい。

【0022】本発明において、前記導電膜は、少なくとも厚さ寸法の1/2に相当する部分がアルミニウム膜、タンタル膜、モリブデン膜、またはこれらの金属のいずれかを主成分とする合金膜からなることが好ましい。また、これらの導電膜は、ドライエッチングにより加工されることが好ましい。前記凹凸形成用薄膜を導電膜から形成する場合、この導電膜を分厚く形成することになるが、このような金属材料であれば、膜の応力が比較的低い上に成膜速度が速く、かつ、ドライエッチングによりテーパー形状を容易に制御しながらパターンニングできるという利点がある。

【0023】本発明において、前記凹凸形成用薄膜には、少なくとも、絶縁膜が含まれている構成を採用してもよい。

【0024】本発明において、前記アクティブ素子が薄膜トランジスタである場合には、前記凹凸形成用薄膜には、例えば、少なくとも、前記絶縁膜としてのゲート・ソース間の絶縁のための層間絶縁膜が含まれている構成を採用すればよい。このような層間絶縁膜は、基板の表面全体に絶縁膜を形成した後、フォトリソグラフィ技術を用いてパターンニングしてコンタクトホールが形成されるものである。このため、層間絶縁膜およびコンタクトホールを形成する工程をそのまま援用して、層間絶縁膜と同層の凹凸形成用薄膜を所定のパターンで選択的に形成することができるので、光反射膜の表面に凹凸パターンを形成するのに新たな工程を追加する必要がない。

【0025】本発明において、前記凹凸形成用薄膜には、例えば、前記絶縁膜として前記アクティブ素子の下

(6)

9

層側に形成された下地保護膜が含まれている構成であってもよい。この下地保護膜は、アクティブ素子ならびに配線を保護するために形成されているものであるため、凹凸形成用薄膜を形成する場合でも、成膜工程を追加する必要がない。また、下地保護膜の上層側には、ゲート絶縁膜や層間絶縁膜が形成されるので、これらのゲート絶縁膜や層間絶縁膜にコンタクトホールを形成する際、その工程をそのまま援用して、下地保護膜をパターンニングすることが可能である。それ故、他の工程を援用して下地保護膜と同層の凹凸形成用薄膜を所定のパターンで選択的に形成することも可能であるので、光反射膜の表面に凹凸パターンを形成するのに新たな工程を一切、追加する必要がない。

【0026】本発明において、前記凹凸形成用薄膜には、例えば、前記絶縁膜として前記アクティブ素子ならびに配線の上層側に形成された保護絶縁膜が含まれている構成であってもよい。この保護絶縁膜は、アクティブ素子ならびに配線を保護するために形成した後、フォトリソグラフィ技術を用いてパターンニングしてコンタクトホールが形成されるものであるため、凹凸形成用薄膜を形成する場合でも、成膜工程ならびにパターンニング工程を追加する必要がない。

【0027】本発明において、前記絶縁膜は、少なくとも厚さ寸法の1/2に相当する部分がシリコン酸化膜からなることが好ましい。前記凹凸形成用薄膜を絶縁膜から形成する場合、この絶縁膜を分厚く形成することになるが、シリコン酸化膜であれば、膜の応力が比較的低い上に成膜速度が速く、かつ、ドライエッチングにより良好な形状にパターンニングできるという利点がある。

【0028】本発明において、前記アクティブ素子がTFTであり、層間絶縁膜と同層の薄膜を凹凸形成用薄膜として用いる場合、少なくとも前記凹凸パターンを構成する凹部に対しては前記TFTの能動層と同層の半導体膜が平面的に重なっていることが好ましい。凹凸パターンに凹部に相当する領域に対しては、層間絶縁膜と同層の薄膜をエッチング除去する際、この領域の下地の膜あるいは基板材料もエッチング液あるいはエッチングガスにさらされるおそれがあるが、凹部に相当する領域に前記TFTの能動層と同層の半導体膜を残しておけば、この半導体膜がエッチングストップとして機能するため、下層がエッチング除去されることを防止することができ、コンタミネーションの防止、凹部の形状の制御に効果がある。

【0029】本発明において、前記凹凸パターンは、隣接する凸部が20 μ m以下の平面距離をもって繰り返されている領域を有していないことが好ましい。凹凸パターンにおいて、隣接する凸部が20 μ m以下の平面距離をもって繰り返されている領域が存在すると、光の波長との関係で干渉色が発生してしまうが、このような繰り返し領域がなければ、干渉色の発生を防止することがで

10

きる。

【0030】本発明において、前記凹凸パターンの高低差は500nm以上であることが好ましく、特に、前記凹凸パターンの高低差は800nm以上であることが好ましい。凹凸パターンの高低差が小さすぎると、散乱特性において、可視領域内に周波数依存性が発生し、画像が着色してしまうが、前記凹凸パターンの高低差が500nm以上であれば、このような着色を軽減することができ、特に、前記凹凸パターンの高低差が800nm以上であれば、このような着色を確実に防止することができる。

【0031】本発明において、前記凹凸形成用薄膜は、外周縁が鋭角を有しない平面形状をもって形成されることが好ましい。このような構成は、露光マスクの設計時、CAD上で開口の1辺の長さを露光機のルール限界近傍に設定すれば実現できる。例えば、使用されるフォトリソグラフィ装置の解像度の2倍以下の長さよりなる多角形として描画されたマスクを用いて前記凹凸形成用薄膜を形成する。このように構成すると、前記凹凸形成用薄膜の外周縁に鋭角な部分がないので、散乱特性に周波数依存性が発生することを防止でき、かつ、画像の視野角依存性の発生を防止することもできる。

【0032】本発明において、前記凹凸パターンを構成する凸部および凹部はいずれも、基板に対する傾斜角が3度以下の平坦部分の平面寸法が10 μ m以下であることが好ましい。このように構成すると、散乱特性に周波数依存性が発生することを防止でき、かつ、画像の視野角依存性の発生を防止することもできる。

【0033】本発明において、前記凹凸パターンは、隣接する凸部間の平面距離が前記凹凸パターンの高低差の5倍から20倍までの範囲であることが好ましい。このように構成すると、視野角依存性、および画像の明るさの双方について良好なレベルを得ることができる。すなわち、隣接する凸部間の平面距離が凹凸パターンの高低差の20倍を超えると、正反射成分が強すぎて、全反射方向には明るい画像が得られる代わりに画像に視野角依存性が発生してしまう。これに対して、隣接する凸部間の平面距離が凹凸パターンの高低差の5倍未満では、視野角依存性が発生してしまう。それ故、隣接する凸部間の平面距離を前記凹凸パターンの高低差の5倍から20倍までの範囲に設定すると、視野角依存性を抑えることができるとともに、画像の明るさも確保することができる。

【0034】本発明において、前記凹凸パターンを構成する各凸部の間で側面の傾斜角のばらつきが面内で10度以下、好ましくは、5度以下であることが好ましい。傾斜角のばらつきが大きいと、反射輝度むらが発生するが、このようなレベルにまでばらつきを抑えておけば、輝度むらの発生を防止することができる。このような構成は、凹凸形成用薄膜を所定のパターンで形成すると

(7)

11

き、ドライエッチング、例えば、RIE（反応性イオンエッチング）、または高密度プラズマエッチングを行うことにより実現できる。

【0035】本発明において、前記凹凸パターンを構成する各凸部は、側面の傾斜が当該凸部の中心に対して非対称であることが好ましい。このように構成した場合、反射光が非等方性を帯びることになり、この非等方性を利用して表示の品位を高めることができる。例えば、前記凹凸パターンを構成する各凸部は、側面の傾きが急峻な方が明視方向を向いている構成とすることが好ましい。このように構成すると、明視方向への散乱成分を強めることができるので、明視方向側への明るさを維持したまま、画像全体の輝度を高めることができる。TN液晶を用いたディスプレイに応用する場合、ラビング方向で決定される液晶の配向方向による明視方向と一致させることさらに好ましい。

【0036】このような非対称パターンを構成するにあたっては、前記凹凸形成用薄膜が、少なくとも複数の導電膜からなる場合には、それら複数の導電膜の残された凸パターンは、相互に少なくとも部分的には平面的に重なっており、かつ、重なりを中心と各パターンの中心が一致しない、非対称パターンである構成とする。あるいは、前記凹凸形成用薄膜が、少なくとも複数の絶縁膜からなる場合には、それら複数の絶縁膜に開口された凹パターンは、少なくとも部分的には平面的に重なっており、かつ、重なりを中心と各パターンの中心が一致しない、非対称パターンである構成とする。あるいは、前記凹凸形成用薄膜は、少なくとも一つの絶縁膜と少なくとも一つの導電膜からなる場合には、前記導電膜の残された凸パターンと前記絶縁膜に開口された凹パターンの中心が平面的に非対称に分布する構成とする。

【0037】本発明において、前記凹凸形成用薄膜は、前記凹凸パターンを構成する凸部の下層側の残しパターンが上層側の残しパターンより常に外側に形成されてなり、前記凹凸パターンを構成する凹部の下層側の開口パターンが上層側の開口パターンより内側に形成されてなる順テーパー形状を有していることが好ましい。このように構成するにあたって、前記凹凸形成用薄膜が少なくとも複数の導電膜からなる場合には、より上層で導電膜が残された凸パターンは、下層で導電膜が残された凸パターンの形成領域の内側領域に常に形成されている構成とする。また、前記凹凸形成用薄膜が少なくとも複数の絶縁膜からなる場合には、より下層で絶縁膜に開口された凹パターンは上層の絶縁膜に形成された凸パターンの形成領域の内側領域に常に形成されている構成とする。さらに、前記凹凸形成用薄膜が少なくとも一つの絶縁膜と少なくとも一つの導電膜からなる場合には、前記導電膜の残された凸パターンと前記絶縁膜に開口された凹パターンは相互に平面的に重なり合う部分を有さない構成とする。

12

【0038】すなわち、2層以上を重ねて凹凸形成用薄膜を形成する場合、残しパターン（凸パターン）であれば、上層側に位置する凸形成用薄膜は、下層側に位置する凸形成用薄膜の形成領域の内側領域に形成されている構成とする。また、逆に開口パターン（凹パターン）であれば、逆に上層側に位置する凹形成用薄膜の開口は、下層側に位置する凹形成用薄膜の開口領域の外側領域に形成されている構成とする。このように構成すると、上層側に位置する凹凸形成用薄膜がオーバーハング状態（逆テーパー）になるのを防止することができ、膜剥がれや短絡を軽減できるため歩留まりよく製造可能となる。また、凹部と凸部を組み合わせ形成する場合、開口部（凹部）と残し部（凸部）は平面的に重なり合わないよう構成すれば、下層側に位置する凹凸形成用薄膜によって形成された段差が、上層側に位置する凹凸形成用薄膜によって打ち消されることがない。従って、このような構成を採用すれば、前記凹凸形成用薄膜が、複数の絶縁膜または導電膜からなる場合、各絶縁膜または導電膜の膜厚が800nm以下であっても、光反射膜の表面に十分な高低差を有する凹凸パターンを形成することができる。

【0039】本発明において、前記電気光学物質は、例えば、液晶である。

【0040】本発明を適用した電気光学装置は、携帯電話機、モバイルコンピュータなどといった電子機器の表示装置として用いることができる。

【0041】

【発明の実施の形態】図面を参照して、本発明の実施の形態を説明する。

【0042】【実施の形態1】

（電気光学装置の基本的な構成）図1は、本発明を適用した電気光学装置を各構成要素とともに対向基板の側から見た平面図であり、図2は、図1のH-H'断面図である。図3は、電気光学装置の画像表示領域においてマトリクス状に形成された複数の画素における各種素子、配線等の等価回路図である。なお、本形態の説明に用いた各図では、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎に縮尺を異ならしめている。

【0043】図1および図2において、本形態の電気光学装置100は、シール材52によて貼り合わされたTFTアレイ基板10と対向基板20との間に、電気光学物質としての液晶50が挟持されており、シール材52の形成領域の内側領域には、遮光性材料からなる周辺見切り53が形成されている。シール材52の外側の領域には、データ線駆動回路101、および実装端子102がTFTアレイ基板10の一辺に沿って形成されており、この一辺に隣接する2辺に沿って走査線駆動回路104が形成されている。TFTアレイ基板10の残る一辺には、画像表示領域の両側に設けられた走査線駆動回

(8)

13

路104の間をつなぐための複数の配線105が設けられており、更に、周辺見切り53の下などを利用して、プリチャージ回路や検査回路が設けられることもある。また、対向基板20のコーナー部の少なくとも1箇所においては、TFTアレ基板10と対向基板20との間で電氣的導通をとるための上下導通材106が形成されている。

【0044】なお、データ線駆動回路101および走査線駆動回路104をTFTアレ基板10の上に形成する代わりに、たとえば、駆動用LSIが実装されたTAB（テープオートメテッド、ボンディング）基板をTFTアレ基板10の周辺部に形成された端子群に対して異方性導電膜を介して電氣的および機械的に接続するようにしてもよい。なお、電氣光学装置100では、使用する液晶50の種類、すなわち、TN（ツイステッドネマティック）モード、STN（スーパーTN）モード等々の動作モードや、ノーマリホワイトモード／ノーマリブラックモードの別に応じて、偏光フィルム、位相差フィルム、偏光板などが所定の向きに配置されるが、ここでは図示を省略してある。また、電氣光学装置100をカラー表示用として構成する場合には、対向基板20において、TFTアレ基板10の各画素電極（後述する。）に対向する領域にRGBのカラーフィルタをその保護膜とともに形成する。

【0045】このような構造を有する電氣光学装置100の画面表示領域においては、図3に示すように、複数の画素100aがマトリクス状に構成されているとともに、これらの画素100aの各々には、画素電極9a、およびこの画素電極9aを駆動するための画素スイッチング用のTFT30が形成されており、画素信号S1、S2・・・Snを供給するデータ線6aが当該TFT30のソースに電氣的に接続されている。データ線6aに書き込む画素信号S1、S2・・・Snは、この順に線順次に供給しても構わないし、相隣接する複数のデータ線6a同士に対して、グループ毎に供給するようにしてもよい。また、TFT30のゲートには走査線3aが電氣的に接続されており、所定のタイミングで、走査線3aにパルスの走査信号G1、G2・・・Gmをこの順に線順次で印加するように構成されている。画素電極9aは、TFT30のドレインに電氣的に接続されており、スイッチング素子であるTFT30を一定期間だけそのオン状態とすることにより、データ線6aから供給される画素信号S1、S2・・・Snを各画素に所定のタイミングで書き込む。このようにして画素電極9aを介して液晶に書き込まれた所定レベルの画素信号S1、S2、・・・Snは、図2に示す対向基板20の対向電極21との間で一定期間保持される。

【0046】ここで、液晶50は、印加される電圧レベルにより分子集合の配向や秩序が変化することにより、光を変調し、階調表示を可能にする。ノーマリホワイ

14

トモードであれば、印加された電圧に応じて入射光がこの液晶50の部分を通ずる光量が低下し、ノーマリブラックモードであれば、印加された電圧に応じて入射光がこの液晶50の部分を通ずる光量が増大していく。その結果、全体として電氣光学装置100からは画素信号S1、S2、・・・Snに応じたコントラストを持つ光が出射される。

【0047】なお、保持された画素信号S1、S2、・・・Snがリークするのを防ぐために、画素電極9aと対向電極との間に形成される液晶容量と並列に蓄積容量60を付加することがある。例えば、画素電極9aの電圧は、ソース電圧が印加された時間よりも走査線の本数倍以上も長い時間だけ蓄積容量60により保持される。これにより、電荷の保持特性は改善され、コントラスト比の高い電氣光学装置100が実現できる。なお、蓄積容量60を形成する方法としては、図3に例示するように、蓄積容量60を形成するための配線である容量線3bとの間に形成するCs on common構造をとる場合、あるいは前段の走査線3aとの間に形成するCs on gate構造をとる場合もいずれであってもよい。

【0048】（TFTアレ基板の構成）図4は、本形態の電氣光学装置に用いたTFTアレ基板の相隣接する複数の画素群の平面図である。図5は、電氣光学装置の画素の一部を図4のA-A'線に相当する位置で切断したときの断面図である。図6は、図5に示す電氣光学装置において、画素スイッチング用のTFTの形成領域から外れた領域で光反射膜の表面に凹凸パターンを形成した様子を拡大して示す断面図である。

【0049】図4において、TFTアレ基板10上には、複数の透明なITO（Indium Tin Oxide）膜からなる画素電極9aがマトリクス状に形成されており、これら各画素電極9aに対して画素スイッチング用のTFT30がそれぞれ接続している。また、画素電極9aの縦横の境界に沿って、データ線6a、走査線3a、および容量線3bが形成され、TFT30は、データ線6aおよび走査線3aに対して接続している。すなわち、データ線6aは、コンタクトホールを介してTFT30の高濃度ソース領域1dに電氣的に接続し、画素電極9aは、コンタクトホールを介してTFT30の高濃度ドレイン領域1eに電氣的に接続している。また、TFT30のチャネル領域1a'に対向するように走査線3aが延びている。なお、蓄積容量60は、画素スイッチング用のTFT30を形成するための半導体膜1の延設部分1fを導電化したものを下電極とし、この下電極41に容量線3bが上電極として重なった構造になっている。

【0050】このように構成した画素領域のA-A'線における断面は、図5に示すように、TFTアレ基板10の基体たる透明な基板10'の表面に、厚さが300nm～500nmのシリコン酸化膜（絶縁膜）からな

(9)

15

る下地保護膜11aが形成され、この下地保護膜11aの表面には、厚さが50nm~100nmの島状の半導体膜1aが形成されている。半導体膜1aの表面には、厚さが約50~150nmのシリコン酸化膜からなるゲート絶縁膜2aが形成され、このゲート絶縁膜2aの表面に、厚さが300nm~800nmの走査線3aがゲート電極として通っている。半導体膜1aのうち、走査線3aに対してゲート絶縁膜2aを介して対峙する領域がチャンネル領域1a'になっている。このチャンネル領域1a'に対して一方側には、低濃度ソース領域1bおよび高濃度ソース領域1dを備えるソース領域が形成され、他方側には低濃度ドレイン領域1cおよび高濃度ドレイン領域1eを備えるドレイン領域が形成されている。

【0051】画素スイッチング用のTFT30の表面側には、厚さが300nm~800nmのシリコン酸化膜からなる第1層間絶縁膜4a、および厚さが100nm~300nmのシリコン窒化膜からなる第2層間絶縁膜5a（表面保護膜）が形成されている。第1層間絶縁膜4aの表面には、厚さが300nm~800nmのデータ線6aが形成され、このデータ線6aは、第1層間絶縁膜4aに形成されたコンタクトホールを介して高濃度ソース領域1dに電気的に接続している。第1層間絶縁膜4aの表面にはデータ線6aと同時形成されたドレイン電極6bが形成され、このドレイン電極6bは、第1層間絶縁膜4aに形成されたコンタクトホールを介して高濃度ドレイン領域1eに電気的に接続している。

【0052】第2層間絶縁膜5aの上層には、ポリシラン塗布膜を焼成した膜、あるいはアクリル樹脂からなる透明な平坦化膜7が形成され、この平坦化膜7の表面には、アルミニウム膜などからなる光反射膜8aが形成されている。

【0053】光反射膜8aの上層にはITO膜からなる画素電極9aが形成されている。画素電極9aは、光反射膜8aの表面に直接、積層され、画素電極9aと光反射膜8aとは電気的に接続されている。また、画素電極9aは、平坦化膜7および第2層間絶縁膜5aに形成されたコンタクトホールを介してドレイン電極6bに電気的に接続している。

【0054】画素電極9aの表面側にはポリイミド膜からなる配向膜12が形成されている。この配向膜12は、ポリイミド膜に対してラビング処理が施された膜である。

【0055】なお、高濃度ドレイン領域1eからの延設部分1f（下電極）に対しては、ゲート絶縁膜2aと同時形成された絶縁膜（誘電体膜）を介して容量線3bが上電極として対向することにより、蓄積容量60が構成されている。

【0056】なお、TFT30は、好ましくは上述のようにLDD構造をもつが、低濃度ソース領域1b、およ

16

び低濃度ドレイン領域1cに相当する領域に不純物イオンの打ち込みを行わないオフセット構造を有してもよい。また、TFT30は、ゲート電極（走査線3aの一部）をマスクとして高濃度で不純物イオンを打ち込み、自己整合的に高濃度のソースおよびドレイン領域を形成したセルフアライン型のTFTであってもよい。

【0057】また、本形態では、TFT30のゲート電極（走査線3a）をソースドレイン領域の間に1個のみ配置したシングルゲート構造としたが、これらの間に2個以上のゲート電極を配置してもよい。この際、各々のゲート電極には同一の信号が印加されるようにする。このようにデュアルゲート（ダブルゲート）、あるいはトリプルゲート以上でTFT30を構成すれば、チャンネルとソースドレイン領域の接合部でのリーク電流を防止でき、オフ時の電流を低減することが出来る。これらのゲート電極の少なくとも1個をLDD構造或いはオフセット構造にすれば、さらにオフ電流を低減でき、安定したスイッチング素子を得ることができる。

【0058】（凹凸パターンの構成）このように構成したTFTアレイ基板10の各画素100aには、図5および図6に示すように、光反射膜8aの表面のうち、TFT30の形成領域から外れた領域（図4を参照）には、凸部8bおよび凹部8cを備えた凹凸パターン8gが形成されている。

【0059】このような凹凸パターン8gを構成するにあたって、本形態のTFTアレイ基板10では、まず第1に、各画素100aにおいてTFT30の形成領域から外れた領域には、凹凸パターン8gの凸部8bに相当する領域に下地保護膜11aと同層の絶縁膜からなる凸形成用薄膜11gが所定のパターンで選択的に形成されている。これに対して、凹凸パターン8gの凹部8cに相当する領域には、下地保護膜11aと同層の絶縁膜が除去され、凸形成用薄膜11gが形成されていない。

【0060】第2に、凸形成用薄膜11gの上層には、ゲート絶縁膜2aと同層の絶縁膜からなる凹凸形成用薄膜2gが形成され、この凹凸形成用薄膜2gは凹凸形成用薄膜11gと完全に重なっている。

【0061】第3に、凹凸形成用薄膜2gの上層には、ゲート電極3aと同層の導電膜からなる凹凸形成用薄膜3gが形成され、この凹凸形成用薄膜3gは、凹凸形成用薄膜2gの形成領域からはみ出ることなく、その中央領域に形成されている。ここで、凹凸形成用薄膜3gは、走査線3a（ゲート電極）と電気的に分離された状態にある。

【0062】第4に、凹凸形成用薄膜3gの表面には、第1層間絶縁膜4aと同層の絶縁膜からなる凹凸形成用薄膜4gが形成され、この凹凸形成用薄膜4gは、凹凸形成用薄膜2gの形成領域からはみ出ることなく、その中央領域に形成されている。但し、凹凸形成用薄膜4gは、凹凸形成用薄膜3gよりも広く形成され、この凹凸

(10)

17

形成用薄膜3gの形成領域からはみ出ている。

【0063】第5に、凹凸形成用薄膜4gの表面には、データ線6aと同層の導電膜からなる凹凸形成用薄膜6gが形成され、この凹凸形成用薄膜6gは、凹凸形成用薄膜4gの形成領域からはみ出ることなく、その中央領域に形成されている。また、凹凸形成用薄膜6gは、凹凸形成用薄膜3gの形成領域からはみ出ることなく、その中央領域に形成されている。ここで、凹凸形成用薄膜6gは、データ線6a（ソース電極）と電氣的に分離された状態にある。

【0064】第6に、凹凸形成用薄膜6gの表面には、第2層間絶縁膜5aと同層の絶縁膜からなる凹凸形成用薄膜5gが形成され、この凹凸形成用薄膜5gは、凹凸形成用薄膜4gの形成領域からはみ出ることなく、その中央領域に形成されている。但し、凹凸形成用薄膜5gは、凹凸形成用薄膜6gよりも広く形成され、この凹凸形成用薄膜6gの形成領域から完全にはみ出ている。

【0065】このようにして形成された凹凸形成用薄膜6gの表面側に、ポリシラザン塗布膜を焼成した膜、あるいはアクリル樹脂からなる透明な平坦化膜7が形成され、この平坦化膜7の表面にアルミニウム膜などからなる光反射膜8aが形成されている。このため、本形態では、凹凸形成用薄膜11g、2g、3g、4g、6g、5gと、それらの非形成領域とによって形成された段差や凹凸によって、光反射膜8aの表面には、高低差H（各凹凸形成用薄膜11g、2g、3g、4g、6g、5gの膜厚の合計値と略等しい値）が500nm以上、さらには800nm以上の凹凸パターン8gが形成され、かつ、この凹凸パターン8gは、平坦化膜7によって、エッジのない、なだらかな形状になっている。ここで、平坦化膜7の膜厚は、凹凸パターン8gの高低差Hの1/2倍から2倍までの範囲に設定されている。

【0066】しかも、いずれの凹凸形成用薄膜11g、2g、3g、4g、6g、5gも、外周縁が鋭角を有しない平面形状をもって形成されている（図4を参照）。

【0067】また、TFTアレイ基板10の面内方向において、凹凸パターン8gは、隣接する凸部8bが20μm以下の平面距離Lをもって繰り返されている領域を有しておらず、かつ、凹凸パターン8gは、隣接する凸部8a間の平面距離Lが凹凸パターン8gの高低差Hの5倍から20倍までの範囲にある。

【0068】さらに、凹凸パターン8gを構成する凸部8aおよび凹部8bはいずれも、傾斜角が3度以下の平坦部分の平面寸法が10μm以下となるように、下層側の凹凸形成用薄膜11g、2g、3g、4g、6g、5gや開口部分は、傾斜角αが3度以下の平坦部分の平面寸法が10μm以下となるように形成されている。

【0069】しかも、凹凸パターン8gを構成する各凸部8aの間で側面の傾斜角のばらつきが10度以下、さらには5度以下になるように、凹凸形成用薄膜11g、

18

2g、3g、4g、6g、5gは、傾斜角βのばらつきが10度以下、さらには5度以下になるように形成されている。

【0070】（対向基板の構成）図5および図6において、対向基板20では、TFTアレイ基板10に形成されている画素電極9aの縦横の境界領域と対向する領域にブラックマトリクス、あるいはブラックストライプなどと称せられる遮光膜23が形成され、その上層側には、ITO膜からなる対向電極21が形成されている。

また、対向電極21の上層側には、ポリイミド膜からなる配向膜22が形成され、この配向膜22は、ポリイミド膜に対してラビング処理が施された膜である。

【0071】（本形態の電気光学装置の作用、効果）このように構成した電気光学装置100は、反射型の液晶装置であり、画素電極9aの下層側にアルミニウム膜などからなる光反射膜8aが形成されている。このため、対向基板20側から入射した光をTFTアレイ基板10側で反射し、対向基板20側から出射することができるため、この間に液晶50によって各画素100a毎で光変調を行えば、対向基板20の外側に適切な偏向板・位相差板を配置することで外光を利用して所望の画像を表示することができる（反射モード）。

【0072】また、電気光学装置100において、例えば、図4で2点鎖線で示す領域8'を避けるように光反射膜8aを形成すれば、半透過・半反射型の液晶装置を構成することができる。この場合、TFTアレイ基板10の側にバックライト装置（図示せず）を配置し、このバックライト装置から出射された光をTFTアレイ基板10の側から入射させれば、この光を、各画素100aにおいて画素電極9aが形成されている領域のうち、光反射膜8aが形成されていない領域を介して対向基板20側に透過することができる。このため、液晶50によって各画素100a毎で光変調を行えば、対向基板20ならびにTFTアレイ基板10の外側に適切な偏向板・位相差板を配置することでバックライト装置から出射された光を利用して所望の画像を表示することができる（透過モード）。

【0073】また、本形態では、光反射膜8aの下層側のうち、光反射膜8aと平面的に重なる領域には、TFT30を構成するゲート電極（走査線3a）、ソース電極（データ線6a）、および各絶縁膜のうちの少なくとも1層と同層の薄膜を凹凸形成用薄膜11g、2g、3g、4g、6g、5gとして所定のパターンで選択的に形成し、この凹凸形成用薄膜の有無に起因する段差、凹凸を利用して、光反射膜8aの表面に凹凸パターン8gが形成されている。従って、反射モードで画像を表示する際、対向基板20側から入射した光を光反射膜8aで反射される際、光が拡散するので、画像に視野角依存性が発生しにくい。ここで、ゲート電極（走査線3a）、ソース電極（データ線6a）、第1層間絶縁膜4a、お

(11)

19

および第2層間絶縁膜5aは、基板10'の表面全体に形成した薄膜をフォトリソグラフィ技術を用いてパターンニングしたものであるため、ゲート電極（走査線3a）、ソース電極（データ線6a）、第1層間絶縁膜4a、および第2層間絶縁膜5aを形成するための工程をそのまま援用して、それらと各々、同層の凹凸形成用薄膜3g、4g、6g、5gを任意のパターンで形成することができる。従って、これらの凹凸形成用薄膜3g、4g、6g、5gについては、フォトリソグラフィ工程に限らず、いずれの工程をも追加することなく形成することができる。

【0074】また、下地絶縁膜11aおよびゲート絶縁膜2aも、光反射膜8aに凹凸パターン8gを形成するか否かに関わらず成膜されるため、それらと同層の絶縁膜からなる凹凸形成用薄膜11g、2gを選択的に残すといっても、成膜工程を追加する必要がない。

【0075】さらに、本形態によれば、TFT30を形成する領域を避けて凹凸パターン8g（凹凸形成用薄膜11g、2g、3g、4g、6g、5g）を形成することも容易であるので、TFT30を微細加工によって形成するのに支障がない。

【0076】また、光反射膜8aの下層側、かつ、凹凸形成用薄膜6gよりも上層側に、流動性を有する材料を用いて平坦化膜7を形成し、この平坦化膜7によって、凹凸形成用薄膜11g、2g、3g、4g、6g、5gの有無に起因する段差、凹凸を適度に打ち消して、エッジのない、なだらかな形状の凹凸パターン8gを形成している。従って、エッジに起因する視野角依存性の発生を防止することができる。しかも、平坦化膜7の膜厚が凹凸パターン8gの高低差Hの2倍を超えると、平坦化膜7によって凹凸が消去されてしまい、正反射成分が強すぎて、明るい画像が得られる代わりに画像に視野角依存性が発生してしまう一方、平坦化膜7の膜厚が凹凸パターン8gの高低差Hの1/2倍未満では、平坦化膜7によってエッジを確実に消去できず、エッジに起因する視野角依存性が発生してしまうが、本形態では、平坦化膜7の膜厚を凹凸パターン8gにおける高低差Hの1/2倍から2倍までの範囲に設定してあるので、視野角依存性を抑えることができるとともに、画像の明るさも確保することができる。

【0077】さらにまた、凹凸形成用薄膜を2層以上形成してあるため、光反射膜8aの表面に十分な高低差Hを有する凹凸パターン8gを形成する場合でも、TFT30に適さない分厚い薄膜を形成する必要がない。

【0078】しかも、走査線3aおよびデータ線6aの各々と同層の導電膜からなる2層の凹凸形成用薄膜3g、6gの間では、上層側に位置する凹凸形成用薄膜6gは、下層側に位置する凹凸形成用薄膜3gの形成領域の内側領域に形成されてはみ出していない。また、下地保護膜11a、ゲート絶縁膜2a、第1層間絶縁膜4a、

20

および第2層間絶縁膜5aと各々同層の絶縁膜からなる4層の凹凸形成用薄膜11g、2g、4g、5gの間でも、上層側に位置する凹凸形成用薄膜は、下層側に位置する凹凸形成用薄膜の形成領域の内側領域に形成されてはみ出していない。このため、凹凸パターン8gを構成する各凹凸形成用薄膜は、順テーパー構造を有しており、オーバーハング状態（逆テーパー）になっておらず、オーバーハングに起因する膜剥がれや膜残りが発生する心配が無い。さらにまた、走査線3aおよびデータ線6aの各々と同層に残された導電膜からなる2層の凹凸形成用薄膜3g、6gは、下地保護膜11a、ゲート絶縁膜2a、第1層間絶縁膜4a、および第2層間絶縁膜5aを構成する絶縁膜に対してエッチング除去した開口部と平面的に重なっていない。このため、下層側に位置する凹凸形成用薄膜によって形成された段差、凹凸が上層側に位置する凹凸形成用薄膜によって打ち消されてしまうことがないので、光反射膜8aの表面に十分な高低差Hを有する凹凸パターン8gを形成することができる。

【0079】また、走査線3aと同層の導電膜からなる凹凸形成用薄膜3gを走査線3aと電氣的に分離した構成にし、かつ、データ線6aと同層の導電膜からなる凹凸形成用薄膜6gをデータ線6aと電氣的に分離した構成としてあるので、走査線3aおよびデータ線6aが凹凸形成用薄膜3g、6gを介して他の構成要素と短絡状態になったり、3g、6gの容量が3a、6aの容量に加算されることがない。

【0080】また、本形態では、走査線3aおよびデータ線6aを構成する導電膜として、アルミニウム膜、タンタル膜、モリブデン膜、またはこれらの金属のいずれかを主成分とする合金膜が用いられており、これらの導電膜は、成膜速度が比較的速く、かつ、ドライエッチングにより良好な形状にパターンニングできるので、凹凸形成用薄膜3g、6gを効率よく、かつ、好適に形成することができる。

【0081】また、本形態では、下地保護膜11aおよび第1層間絶縁膜4aを構成する絶縁膜としてシリコン酸化膜が用いられており、このシリコン酸化膜は、成膜速度が比較的速く、かつ、ドライエッチングにより良好な形状にパターンニングできるので、凹凸形成用薄膜11g、4gを効率よく、かつ、好適に形成することができる。

【0082】また、本形態において、凹凸パターン8gは、隣接する凸部8aが20 μ m以下の平面距離Lをもって繰り返されている領域を有していないため、干渉色の発生を防止することができる。すなわち、凹凸パターン8gにおいて、隣接する凸部20が20 μ m以下の平面距離Lをもって繰り返されている領域が存在すると、光の波長との関係で干渉色が発生してしまうが、このような繰り返し領域がなければ、干渉色の発生を防止することができる。

(12)

21

【0083】また、本形態では、凹凸パターン8gの高低差Hを500nm以上、さらには、800nm以上にしているため、凹凸パターン8gの高低差Hが小さすぎて散乱特性において可視領域内に周波数依存性が発生して画像が着色するという事態を回避することができる。

【0084】また、いずれの凹凸形成用薄膜11g、2g、3g、4g、6g、5gも、外周縁が鋭角を有しない平面形状をもって形成されているため、散乱特性に周波数依存性が発生することを防止でき、かつ、画像の視野角依存性の発生を防止することもできる。

【0085】さらに、下層側の凹凸形成用薄膜11g、2g、3g、4g、6g、5gや開口部分は、傾斜角 α が3度以下の平坦部分の平面寸法が10 μ m以下となるように形成されているため、凹凸パターン8gを構成する凸部8aおよび凹部8bも、傾斜角 α が3度以下の平坦部分の平面寸法が10 μ m以下である。このため、散乱特性に周波数依存性が発生することを防止でき、かつ、画像の視野角依存性の発生を防止することもできる。

【0086】さらに、凹凸パターン8gは、隣接する凸部8a間の平面距離Lが凹凸パターン8gの高低差Hの5倍から20倍までの範囲であるため、視野角依存性、および画像の明るさの双方について良好なレベルを得ることができる。すなわち、隣接する凸部8a間の平面距離Lが凹凸パターン8gの高低差Hの20倍を超えると、正反射成分が強すぎて、明るい画像が得られる代わりに画像に視野角依存性が発生してしまう。これに対して、隣接する凸部8a間の平面距離Lが凹凸パターン8gの高低差Hの5倍未満では、視野角依存性が発生してしまう。しかるに本形態では、隣接する凸部8a間の平面距離Lを凹凸パターン8gの高低差Hの5倍から20倍までの範囲に設定してあるため、視野角依存性を抑えることができるとともに、画像の明るさも確保することができる。

【0087】また、本形態では、凹凸形成用薄膜11g、2g、3g、4g、6g、5gは、傾斜角 β のばらつきが10度以下、さらには5度以下になるように形成されているため、凹凸パターン8gを構成する各凸部8aの間で側面の傾斜角 β のばらつきも面内で10度以下、さらには5度以下である。このため、傾斜角 β のばらつきに起因する輝度むらの発生を防止することができる。

【0088】【TFTの製造方法】このような構成のTFT30を製造する方法を、図7ないし図10を参照して説明する。図7、図8、図9、図10は、本形態のTFTアレ基板上11の製造方法を示す工程断面図であり、いずれの図においても、図4のA-A'線における断面に相当する。

【0089】まず、図7(A)に示すように、超音波洗浄等により清浄化したガラス製の基板10'を準備し

22

た後、基板温度が150℃～450℃の温度条件下で、基板10'の全面に、下地保護膜11aを形成するためのシリコン酸化膜からなる絶縁膜11をプラズマCVD法により300nm～500nmの厚さに形成する。このときの原料ガスとしては、たとえばモノシランと笑気ガスとの混合ガスやTEOSと酸素、あるいはジシランとアンモニアを用いることができる。

【0090】次に、基板温度が150℃～450℃の温度条件下で、基板10'の全面に、非晶質シリコン膜からなる半導体膜1をプラズマCVD法により50nm～100nmの厚さに形成する。このときの原料ガスとしては、たとえばジシランやモノシランを用いることができる。次に、半導体膜1に対してレーザ光を照射してレーザアニールを施す。その結果、アモルファスの半導体膜1は、一度熔融し、冷却固化過程を経て結晶化する。この際には、各領域へのレーザ光の照射時間が非常に短時間であり、かつ、照射領域も基板全体に対して局所的であるため、基板全体が同時に高温に熱せられることがない。それ故、基板10'としてガラス基板などを用いても熱による変形や割れ等が生じない。

【0091】次に、半導体膜1の表面にフォトリソグラフィ技術を用いてレジストマスク551を形成し、このレジストマスク551を介して半導体膜1をエッチングすることにより、図7(B)に示すように、島状の半導体膜1a(能動層)を形成する。

【0092】次に、350℃以下の温度条件下で、基板10'の全面に、CVD法などにより半導体膜1aの表面に、ゲート絶縁膜2aなどを形成するためのシリコン酸化膜などの絶縁膜2を50nm～150nmの厚さに形成する。このときの原料ガスは、たとえばTEOSと酸素ガスとの混合ガスを用いることができる。ここで形成する絶縁膜2は、シリコン酸化膜に代えてシリコン窒化膜であってもよい。

【0093】次に、図示を省略するが、所定のレジストマスクを介して半導体膜1aの延設部分1fに不純物イオンを打ち込んで、容量線3bとの間に蓄積容量60を構成するための下電極を形成する。

【0094】次に、図7(C)に示すように、スパッタ法などにより、基板10'の全面に、走査線3aなどを形成するためのアルミニウム膜、タンタル膜、モリブデン膜、またはこれらの金属のいずれかを主成分とする合金膜からなる導電膜3を300nm～800nmの厚さに形成した後、フォトリソグラフィ技術を用いてレジストマスク552を形成する。

【0095】次に、レジストマスク552を介して導電膜3をドライエッチングし、図7(D)に示すように、走査線3a(ゲート電極)および容量線3bを形成する。この際、TFT30の形成領域から外れた領域には、走査線3aと同層の導電膜からなる凹凸形成用薄膜3gを残す。ここで、凹凸形成用薄膜3gは、走査線3

(13)

23

aから電氣的に分離した状態に形成する。

【0096】次に、画素TF T部および駆動回路のNチャンネルTF T部（図示せず）の側には、走査線3 aやゲート電極をマスクとして、約 $0.1 \times 10^{13}/\text{cm}^2$ ～約 $10 \times 10^{13}/\text{cm}^2$ のドーズ量で低濃度の不純物イオン（リンイオン）を打ち込んで、走査線3 aに対して自己整合的に低濃度ソース領域1 bおよび低濃度ドレイン領域1 cを形成する。ここで、走査線3 aの真下に位置しているため、不純物イオンが導入されなかった部分は半導体膜1 aのままのチャンネル領域1 a'となる。

【0097】次に、図7（E）に示すように、画素TF T部では、走査線3 a（ゲート電極）より幅の広いレジストマスク5 5 3を形成して高濃度の不純物イオン（リンイオン）を約 $0.1 \times 10^{15}/\text{cm}^2$ ～約 $10 \times 10^{15}/\text{cm}^2$ のドーズ量で打ち込み、高濃度ソース領域1 bおよびドレイン領域1 dを形成する。

【0098】これらの不純物導入工程に代えて、低濃度の不純物の打ち込みを行わずにゲート電極より幅の広いレジストマスクを形成した状態で高濃度の不純物（リンイオン）を打ち込み、オフセット構造のソース領域およびドレイン領域を形成してもよい。また、走査線3 aをマスクにして高濃度の不純物を打ち込んで、セルフアライン構造のソース領域およびドレイン領域を形成してもよいことは勿論である。

【0099】なお、図示を省略するが、このような工程によって、周辺駆動回路部のNチャンネルTF T部を形成するが、この際には、PチャンネルTF T部をマスクで覆っておく。また、周辺駆動回路のPチャンネルTF T部を形成する際には、画素部およびNチャンネルTF T部をレジストで被覆保護して、ゲート電極をマスクとして、約 $0.1 \times 10^{15}/\text{cm}^2$ ～約 $10 \times 10^{15}/\text{cm}^2$ のドーズ量でボロンイオンを打ち込むことにより、自己整合的にPチャンネルのソース・ドレイン領域を形成する。この際、NチャンネルTF T部の形成時と同様、ゲート電極をマスクとして、約 $0.1 \times 10^{13}/\text{cm}^2$ ～約 $10 \times 10^{13}/\text{cm}^2$ のドーズ量で低濃度の不純物（ボロンイオン）を導入して、ポリシリコン膜に低濃度領域を形成した後、ゲート電極より幅の広いマスクを形成して高濃度の不純物（ボロンイオン）を約 $0.1 \times 10^{15}/\text{cm}^2$ ～約 $10 \times 10^{15}/\text{cm}^2$ のドーズ量で打ち込んで、LDD構造（ライトリー・ドープト・ドレイン構造）のソース領域およびドレイン領域を形成してもよい。また、低濃度の不純物の打ち込みを行わずに、ゲート電極より幅の広いマスクを形成した状態で高濃度の不純物（リンイオン）を打ち込み、オフセット構造のソース領域およびドレイン領域を形成してもよい。これらのイオン打ち込み工程によって、CMOS化が可能になり、周辺駆動回路の同一基板内への内蔵が可能となる。

【0100】次に、図7（F）に示すように、フォトリソグラフィ技術を用いてレジストマスク5 5 4を形成し

24

た後、レジストマスク5 5 4を介して絶縁膜2、1 1をドライエッチングし、図8（A）に示すように、凹凸形成用薄膜3 gと下層側で重なる領域には、ゲート絶縁膜2 aおよび下地保護膜1 1 aと各々同層の絶縁膜からなる凹凸形成用薄膜2 g、1 1 gを残す。

【0101】次に、図8（B）に示すように、走査線3 aの表面側にCVD法などにより、第1層間絶縁膜4 aを形成するためのシリコン酸化膜などの絶縁膜4を300 nm～800 nmの厚さに形成する。このときの原料ガスは、たとえばTEOSと酸素ガスとの混合ガスを用いることができる。

【0102】次に、フォトリソグラフィ技術を用いてレジストマスク5 5 5を形成する。

【0103】次に、レジストマスク5 5 5を介して絶縁膜4にドライエッチングを行い、図8（C）に示すように、第1層間絶縁膜4 aにおいてソース領域およびドレイン領域に対応する部分にコンタクトホールをそれぞれ形成する。この際、凹凸形成用薄膜3 gと重なる領域には、第1層間絶縁膜4 aと同層の絶縁膜からなる凹凸形成用薄膜4 gを残す。

【0104】次に、図8（D）に示すように、第1層間絶縁膜4 aの表面側に、データ線6 a（ソース電極）などを構成するためのアルミニウム膜、タンタル膜、モリブデン膜、またはこれらの金属のいずれかを主成分とする合金膜からなる導電膜6をスパッタ法などで300 nm～800 nmの厚さに形成した後、フォトリソグラフィ技術を用いてレジストマスク5 5 6を形成する。

【0105】次に、レジストマスク5 5 6を介して導電膜6にドライエッチングを行い、図8（E）に示すように、データ線6 aおよびドレイン電極6 bを形成する。この際、凹凸形成用薄膜4 gと重なる領域には、データ線6 aと同層の導電膜からなる凹凸形成用薄膜6 gを残す。この凹凸形成用薄膜6 gは、データ線6 aから電氣的に分離した状態に形成する。

【0106】次に、図9（A）に示すように、データ線6 aおよびドレイン電極6 bの表面側にCVD法などにより、第2層間絶縁膜5 aを形成するためのシリコン窒化膜などの絶縁膜5を100 nm～300 nmの膜厚に形成した後、フォトリソグラフィ技術を用いて、第2層間絶縁膜5 aにコンタクトホールなどを形成するためのレジストマスク5 5 7を形成する。

【0107】次に、レジストマスク5 5 7を介して絶縁膜5にドライエッチングを行い、図9（B）に示すように、第2層間絶縁膜5 aのうち、ドレイン電極1 4に対応する部分にコンタクトホールを形成する。この際、凹凸形成用薄膜6 gと重なる領域には、第2層間絶縁膜5 aと同層の絶縁膜からなる凹凸形成用薄膜5 gを残す。

【0108】次に、図9（C）に示すように、第2層間絶縁膜5 aおよび凹凸形成用薄膜5 gの表面側に、ペルヒドロポリシラザンまたはこれを含む組成物を塗布した

(14)

25

後、焼成して、あるいはアクリル樹脂を塗布して平坦化膜7を形成する。

【0109】ここで、平坦化膜7は、流動性を有する材料を塗布したものから形成されるため、平坦化膜7の表面には、凹凸形成用薄膜11g、2g、3g、4g、6g、5gの有無に起因する段差、凹凸を適度に打ち消して、エッジのない、なだらかな形状の凹凸パターンが形成される。但し、平坦化膜7が厚すぎると、平坦化膜7によって凹凸が消去されてしまう一方、平坦化膜7が薄すぎると、エッジを確実に消去できなため、平坦化膜7の膜厚については、凹凸形成用薄膜11g、2g、3g、4g、6g、5gの合計厚さの略1/2倍から略2倍までの範囲に設定する。

【0110】なお、ペルヒドロポリシラザンとは無機ポリシラザンの一種であり、大気中で焼成することによってシリコン酸化膜に転化する塗布型コーティング材料である。たとえば、東燃(株)製のポリシラザンは、 $-(SiH_2NH)-$ を単位とする無機ポリマーであり、キシレンなどの有機溶剤に可溶である。従って、この無機ポリマーの有機溶媒溶液(たとえば、20%キシレン溶液)を塗布液としてスピコート法(たとえば、2000rpm、20秒間)で塗布した後、450℃の温度で大気中で焼成すると、水分や酸素と反応し、CVD法で成膜したシリコン酸化膜と同等以上の緻密な非晶質のシリコン酸化膜を得ることができる。

【0111】次に、フォトリソグラフィ技術を用いて、平坦化膜7にコンタクトホールを形成するためのレジストマスク558を形成した後、レジストマスク558を介して平坦化膜7にエッチングを行って、図9(D)に示すように、コンタクトホールを形成する。なお、平坦化膜7に感光性の材料を用いた場合は材料を塗布・プリベークした後、フォトリソグラフィにて直接材料を感光し、現像した後にポストベークすることで同様のコンタクトホールを得られる。

【0112】次に、図10(A)に示すように、スパッタ法などによって、平坦化膜7の表面にアルミニウム膜などといった反射性を備えた金属膜8を形成した後、フォトリソグラフィ技術を用いてレジストマスク559を形成する。

【0113】次に、レジストマスク559を介して金属膜8にエッチングを行い、図10(B)に示すように、所定領域に光反射膜8aを残す。このようにして形成した光反射膜8aの表面には、凹凸形成用薄膜11g、2g、3g、4g、6g、5gと、それらの非形成領域とによって形成された段差や凹凸によって500nm以上、さらには800nm以上の凹凸パターン8gが形成され、かつ、この凹凸パターン8gは、平坦化膜7によって、エッジのない、なだらかな形状になっている。

【0114】次に、図10(C)に示すように、光反射膜8aの表面側に、厚さが40nm~200nmのIT

26

O膜9をスパッタ法などで形成した後、フォトリソグラフィ技術を用いてレジストマスク560を形成する。

【0115】次に、レジストマスク560を介してITO膜9にエッチングを行って、図10(D)に示すように、ドレイン電極6bに電氣的に接続する画素電極9aを形成する。

【0116】しかる後には、図5および図6に示すように、画素電極9aの表面側にポリイミド膜(配向膜12)を形成する。それには、ブチルセロソルブやn-メチルピロリドンなどの溶媒に5~10重量%のポリイミドやポリアミド酸を溶解させたポリイミド・ワニスをフレキソ印刷した後、加熱・硬化(焼成)する。そして、ポリイミド膜を形成した基板をレーヨン系繊維からなるパフ布で一定方向に擦り、ポリイミド分子を表面近傍で一定方向に配列させる。その結果、後で充填した液晶分子とポリイミド分子との相互作用により液晶分子が一定方向に配列する。

【0117】このようにしてTF Tアレイ基板10を製造する。なお、凹凸形成用薄膜11g、2g、3g、4g、6g、5gは、外周縁が鋭角を有しない平面形状をもって形成されていることが好ましいが、このような構成は、露光マスクの設計時、CAD上で開口の1辺の長さを露光機のルール限界近傍以下に設定すれば実現できる。また、凹凸パターン8gを構成する各凸部8bの間で側面の傾斜角のばらつきが10度以下、好ましくは、5度以下であることが好ましいので、凹凸形成用薄膜を形成するとき、各種ドライエッチングのうち、RIE、または高密度プラズマエッチングを行えば、各凸部8b間での側面の傾斜角のばらつきを小さく抑えることができる。

【0118】[実施の形態2] 図11(A)、(B)は、本発明の実施の形態2に係る電気光学装置のTF Tアレイ基板の製造方法において、その特徴的な工程を示す工程断面図である。図12は、本発明の実施の形態2に係る電気光学装置において、画素スイッチング用のTF Tの形成領域から外れた領域で光反射膜の表面に凹凸パターンを形成した様子を拡大して示す断面図である。なお、本実施の形態、および以下に説明するいずれの実施の形態も、基本的な構成が実施の形態1と同様であるため、共通する部分に同一の符号を付して図11および図12に図示するとともに、それらの説明を省略する。

【0119】実施の形態1では、図7(F)、図8(A)に示すように、絶縁膜2、11をエッチングして凹凸形成用薄膜2g、11gを残した後、図8(B)、(C)に示すように、絶縁膜4をエッチングして凹凸形成用薄膜4gを残したが、本形態では、図11(A)に示すように、絶縁膜4を形成するまで、絶縁膜2、11をエッチングせず、レジストマスク555を介して絶縁膜4を形成する際、図11(B)に示すように、絶縁膜2、11を同時にエッチングして、凹凸形成用薄膜11

(15)

27

g、2 g、4 gを同時に形成する。このため、本形態によれば、実施の形態1と比較して、フォトリソグラフィ工程を1回、減らすことができる。

【0120】このような製造方法を採用した場合も、図12に示すように、凹凸形成用薄膜11 g、2 g、3 g、4 g、6 g、5 gと、それらの非形成領域とによって形成された段差や凹凸によって、光反射膜8 aの表面に凹凸パターン8 gを形成することができる。

【0121】【実施の形態3】図13 (A)、(B)は、本発明の実施の形態3に係る電気光学装置のTFTアレ基板の製造方法において、その特徴的な工程を示す工程断面図である。図14は、本発明の実施の形態3に係る電気光学装置において、画素スイッチング用のTFTの形成領域から外れた領域で光反射膜の表面に凹凸パターンを形成した様子を拡大して示す断面図である。

【0122】実施の形態2では、図11 (A)、(B)を参照して説明したように、絶縁膜2、11を同時にエッチングして、凹凸形成用薄膜11 g、2 g、4 gを同時に形成したが、本形態では、図13 (A)に示すように、TFT30の半導体膜1 a'と同層の半導体膜1 a''を、光反射膜8 a表面の凹凸パターン8 gの凹部8 cに相当する領域に残しておき、この状態で、図13 (B)に示すように、絶縁膜4をドライエッチングして凹凸形成用薄膜4 gを形成する。

【0123】このように構成すると、図14に示すように、半導体膜1 a''がエッチングストップとして機能し、下地保護膜11 aを構成する絶縁膜11がエッチングされないで、TFTアレ基板10の全面に下地保護膜11を残すことができる。

【0124】また、本形態では、凹凸形成用薄膜3 g、4 g、6 g、5 gと、それらの非形成領域とによって形成された段差や凹凸によって、光反射膜8 aの表面に凹凸パターン8 gを形成することができる。

【0125】【実施の形態4】図15は、本発明の実施の形態4に係る電気光学装置において、画素スイッチング用のTFTの形成領域から外れた領域で光反射膜の表面に凹凸パターンを形成した様子を拡大して示す断面図である。

【0126】実施の形態1では、図6に示すように、凹凸形成用薄膜11 g、2 g、3 g、4 g、6 g、5 gをそれぞれ、その中心が一致するように形成したため、光反射膜8 aの表面に形成された凹凸パターン8 gでは、各凸部8 aの側面の傾斜が凸部8 aの中心に対して対称であり、反射光が等方的であったが、本形態では、図15に示すように、凹凸形成用薄膜11 g、2 g、3 g、4 g、5 gについては、その中心を一致させ、凹凸形成用薄膜6 gについては、その中心位置を凹凸形成用薄膜11 g、2 g、3 g、4 g、5 gの中心位置から明視方向にずらしてある。このため、導電膜の残された凸パターンと絶縁膜に開口された凹パターンの中心が平面的に

28

非対称に分布する。

【0127】このように構成すると、光反射膜8 aの表面に形成された凹凸パターン8 gでは、各凸部8 aの側面の傾斜が凸部8 aの中心に対して非対称となり、反射光が非等方性を帯びることになる。従って、この非等方性を利用して表示の品位を高めることができる。すなわち、図15に示す例では、凹凸パターン8 gを構成する各凸部8 aにおいて、側面の傾きの急峻な方が明視方向に向いているので、明視方向への散乱成分を強めることができるので、明視方向側への明るさを維持したまま、画像全体の輝度を高めることができる。

【0128】【実施の形態5】図16は、本発明の実施の形態5に係る電気光学装置において、画素スイッチング用のTFTの形成領域から外れた領域で光反射膜の表面に凹凸パターンを形成した様子を拡大して示す断面図である。

【0129】光反射膜8 aからの反射光を非等方的にするにあたっては、図16に示すように、凹凸形成用薄膜11 g、2 g、4 g、5 gについては、互いの中心を一致させ、凹凸形成用薄膜3 g、6 gについては、その中心位置を凹凸形成用薄膜11 g、2 g、4 g、5 gの中心位置からラビング処理によって生じる明視方向にずらしてもよい。このように構成すると、導電膜の残された凸パターンと絶縁膜に開口された凹パターンの中心が平面的に非対称に分布する。

【0130】このように構成した場合も、光反射膜8 aの表面に形成された凹凸パターン8 gでは、各凸部8 aの側面の傾斜が凸部8 aの中心に対して非対称となり、反射光が非等方性を帯びることになる。従って、本形態のように、凹凸パターン8 gを構成する各凸部8 aにおいて、側面の傾きの急峻な方を明視方向に向かせれば、明視方向への散乱成分を強めることができるので、明視方向側への明るさを維持したまま、画像全体の輝度を高めることができる。

【0131】【実施の形態6】図17は、本発明の実施の形態6に係る電気光学装置の断面図である。

【0132】実施の形態1～5では、各画素100 aに形成された画素スイッチング用のTFT30が正スタガ型またはコプレーナ型のポリシリコンTFTであったが、図17に示すように、逆スタガ型のTFTやアモルファスシリコンTFTなど、他の形式のTFTを画素スイッチング用に用いてもよい。

【0133】このように構成した場合も、図17に示すように、TFTアレ基板10において、逆スタガ型のTFT30の形成領域から外れた領域には、走査線3 a (ゲート電極)と同層の導電膜からなる凹部形成用薄膜3 gと、ゲート絶縁膜2 aと同層の絶縁膜からなる凹部形成用薄膜2 gと、データ線6 aと同層の導電膜からなる凹部形成用薄膜6 gとを所定のパターンに選択的に形成すれば、それらの形成領域と非形成領域とによって生

(16)

29

じた段差や凹凸によって、光反射膜8aの表面に凹凸パターン8gを形成することができる。

【0134】【電気光学装置の電子機器への適用】このように構成した反射型、あるいは半透過・半反射型の電気光学装置100は、各種の電子機器の表示部として用いることができるが、その一例を、図18、図19、および図20を参照して説明する。

【0135】18は、本発明に係る電気光学装置を表示装置として用いた電子機器の回路構成を示すブロック図である。

【0136】図18において、電子機器は、表示情報出力源70、表示情報処理回路71、電源回路72、タイミングジェネレータ73、そして液晶装置74を有する。また、液晶装置74は、液晶表示パネル75および駆動回路76を有する。液晶装置74としては、前述した電気光学装置100を用いることができる。

【0137】表示情報出力源70は、ROM (Read Only Memory)、RAM (Random Access Memory) 等といったメモリ、各種ディスク等といったストレージユニット、デジタル画像信号を同調出力する同調回路等を備え、タイミングジェネレータ73によって生成された各種のクロック信号に基づいて、所定フォーマットの画像信号等といった表示情報を表示情報処理回路71に供給する。

【0138】表示情報処理回路71は、シリアルーパレル変換回路や、増幅・反転回路、ローテーション回路、ガンマ補正回路、クランプ回路等といった周知の各種回路を備え、入力した表示情報の処理を実行して、その画像信号をクロック信号CLKと共に駆動回路76へ供給する。電源回路72は、各構成要素に所定の電圧を供給する。

【0139】図19は、本発明に係る電子機器の一実施形態であるモバイル型のパーソナルコンピュータを示している。ここに示すパーソナルコンピュータ80は、キーボード81を備えた本体部82と、液晶表示ユニット83とを有する。液晶表示ユニット83は、前述した電気光学装置100を含んで構成される。

【0140】図20は、本発明に係る電子機器の他の実施形態である携帯電話機を示している。ここに示す携帯電話機90は、複数の操作ボタン91と、前述した電気光学装置100からなる表示部とを有している。

【0141】

【発明の効果】以上のとおり、本発明では、光反射膜の下層側のうち、光反射膜と平面的に重なる領域には、各配線および絶縁膜のうちの少なくとも1層と同層の薄膜を凹凸形成用薄膜として所定のパターンで選択的に形成し、この凹凸形成用薄膜形成の有無に起因する段差、凹凸を利用して、光反射膜の表面に凹凸パターンを形成する。ここで、配線や絶縁膜などは、光反射膜に凹凸を付すか否かに関わらず、必ず、形成されているもので、そ

30

れらは、基板の表面全体に所定の薄膜を形成した後、フォトリソグラフィ技術を用いてパターンニングすることにより形成されるものである。このため、配線や絶縁膜を形成する工程をそのまま援用して、それらと同層の凹凸形成用薄膜を所定のパターンで選択的に形成することができる。従って、成膜工程を追加することなく、光拡散機能を備えた光反射膜を形成することができる。また、基板上にアクティブ素子を形成する領域を避けて凹凸形成用薄膜を形成することも容易であるので、アクティブ素子を形成するための微細加工を行うのに支障がない。

【図面の簡単な説明】

【図1】電気光学装置を対向基板の側からみたときの平面図である。

【図2】図1のH-H'線における断面図である。

【図3】電気光学装置において、マトリクス状に配置された複数の画素に形成された各種素子、配線などの等価回路図である。

【図4】本発明の実施の形態1に係る電気光学装置において、TFTアレイ基板に形成された各画素の構成を示す平面図である。

【図5】本発明の実施の形態1に係る電気光学装置を、図4のA-A'線に相当する位置での切断したときの断面図である。

【図6】図5に示す電気光学装置において、画素スイッチング用のTFTの形成領域から外れた領域で光反射膜の表面に凹凸パターンを形成した様子を拡大して示す断面図である。

【図7】(A)～(F)は、本発明の実施の形態1に係る電気光学装置のTFTアレイ基板の製造方法を示す工程断面図である。

【図8】(A)～(E)は、本発明の実施の形態1に係る電気光学装置のTFTアレイ基板の製造方法において、図7に示す工程に続いて行う各工程の工程断面図である。

【図9】(A)～(D)は、本発明の実施の形態1に係る電気光学装置のTFTアレイ基板の製造方法において、図8に示す工程に続いて行う各工程の工程断面図である。

【図10】(A)～(D)は、本発明の実施の形態1に係る電気光学装置のTFTアレイ基板の製造方法において、図9に示す工程に続いて行う各工程の工程断面図である。

【図11】(A)、(B)は、本発明の実施の形態2に係る電気光学装置のTFTアレイ基板の製造方法において、その特徴的な工程を示す工程断面図である。

【図12】本発明の実施の形態2に係る電気光学装置において、画素スイッチング用のTFTの形成領域から外れた領域で光反射膜の表面に凹凸パターンを形成した様子を拡大して示す断面図である。

(17)

31

【図13】(A)、(B)は、本発明の実施の形態3に係る電気光学装置のTFTアレイ基板の製造方法において、その特徴的な工程を示す工程断面図である。

【図14】本発明の実施の形態3に係る電気光学装置において、画素スイッチング用のTFTの形成領域から外れた領域で光反射膜の表面に凹凸パターンを形成した様子を拡大して示す断面図である。

【図15】本発明の実施の形態4に係る電気光学装置において、画素スイッチング用のTFTの形成領域から外れた領域で光反射膜の表面に凹凸パターンを形成した様子を拡大して示す断面図である。

【図16】本発明の実施の形態5に係る電気光学装置において、画素スイッチング用のTFTの形成領域から外れた領域で光反射膜の表面に凹凸パターンを形成した様子を拡大して示す断面図である。

【図17】本発明の実施の形態6に係る電気光学装置の断面図である。

【図18】本発明に係る電気光学装置を表示装置として用いた電子機器の回路構成を示すブロック図である。

【図19】本発明に係る電気光学装置を用いた電子機器の一実施形態としてのモバイル型のパーソナルコンピュータを示す説明図である。

【図20】本発明に係る電気光学装置を用いた電子機器の一実施形態としての携帯電話機の説明図である。

【図21】従来の電気光学装置の断面図である。

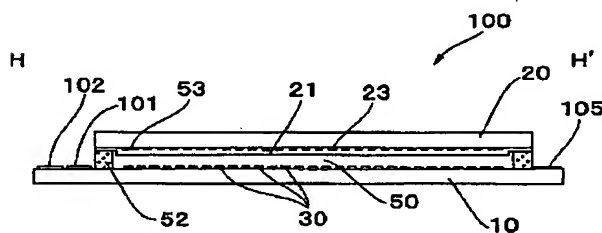
【符号の説明】

- 1 a 半導体膜
- 1 a' チャンネル形成用領域
- 1 b 低濃度ソース領域
- 1 c 低濃度ドレイン領域
- 1 d 高濃度ソース領域

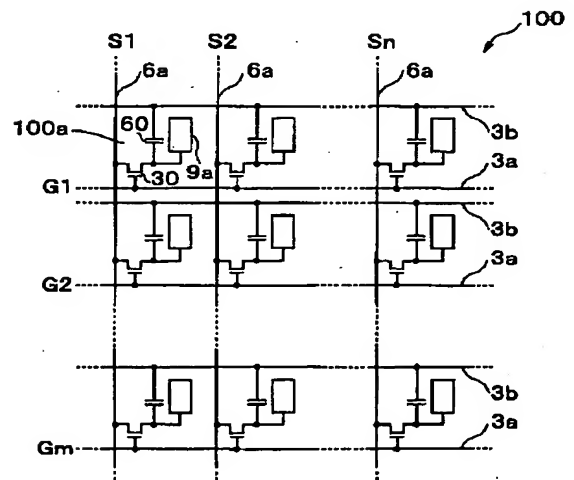
32

- 1 e 高濃度ドレイン領域
- 2 a ゲート絶縁膜
- 2 g ゲート絶縁膜と同層の凹凸形成用薄膜
- 3 a 走査線
- 3 b 容量線
- 3 g 走査線と同層の凹凸形成用薄膜
- 4 a 第1層間絶縁膜
- 4 g 第1層間絶縁膜と同層の凹凸形成用薄膜
- 5 a 第2層間絶縁膜
- 5 g 第2層間絶縁膜と同層の凹凸形成用薄膜
- 6 a データ線
- 6 g データ線と同層の凹凸形成用薄膜
- 7 平坦化膜
- 8 a 光反射膜
- 8 b 凹凸パターンの凸部
- 8 c 凹凸パターンの凹部
- 8 g 光反射膜表面の凹凸パターン
- 9 a 画素電極
- 10 TFTアレイ基板
- 11 a 下地保護膜
- 11 g 下地保護膜と同層の凹凸形成用薄膜
- 20 対向基板
- 21 対向電極
- 23 遮光膜
- 30 画素スイッチング用のTFT
- 50 液晶
- 53 周辺見切り
- 60 蓄積容量
- 100 電気光学装置
- 100 a 画素

【図2】

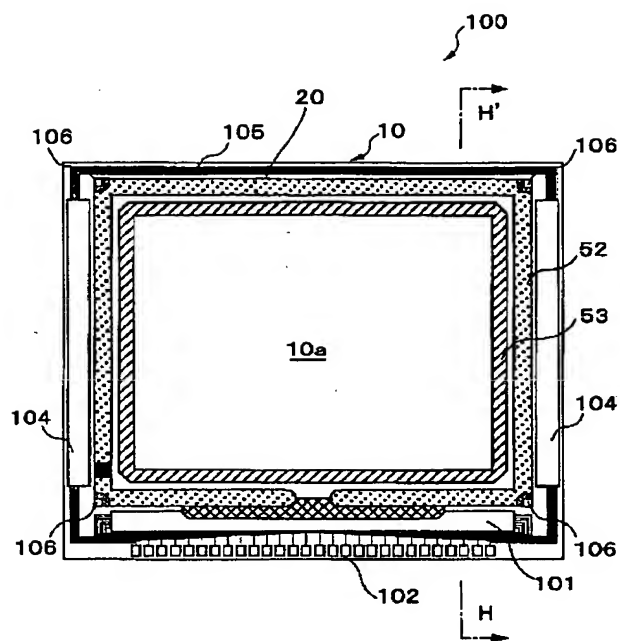


【図3】

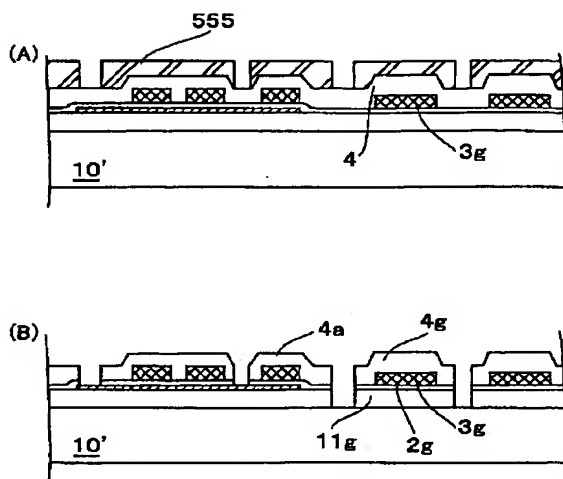


(18)

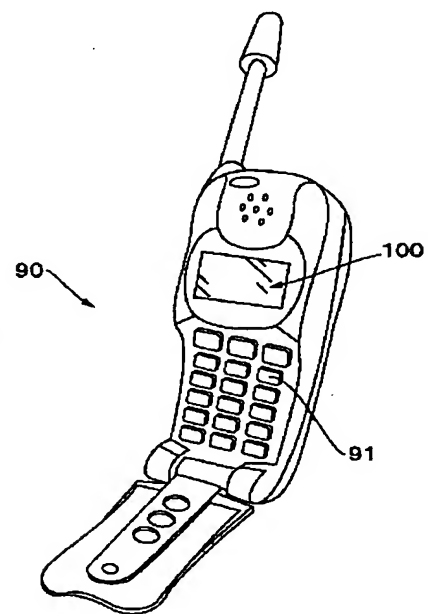
【図1】



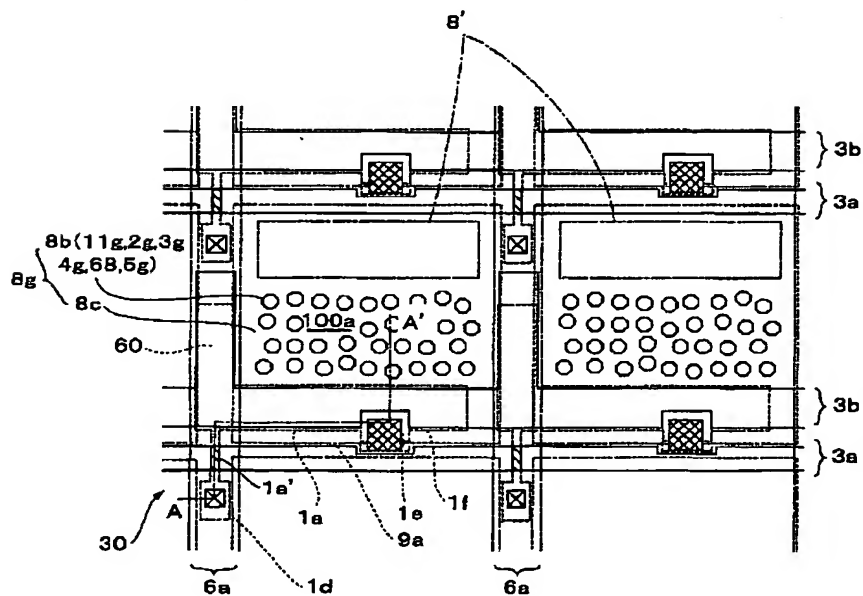
【図11】



【図20】

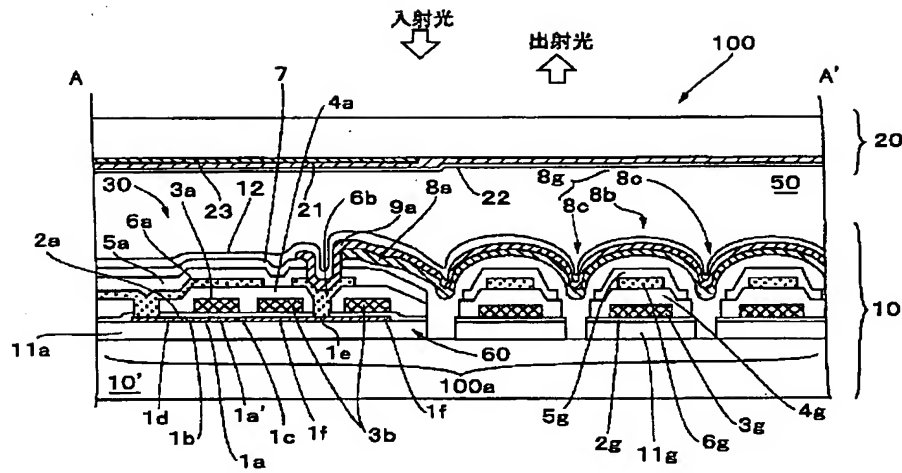


【図4】

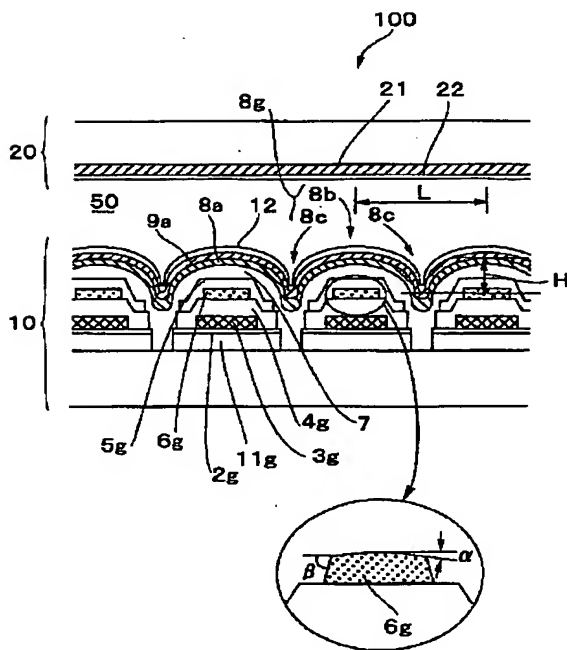


(19)

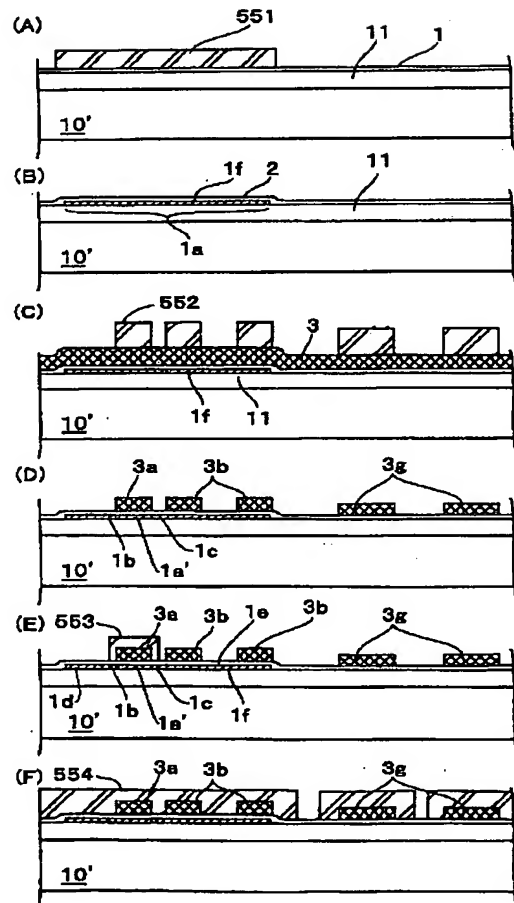
【図5】



【図6】

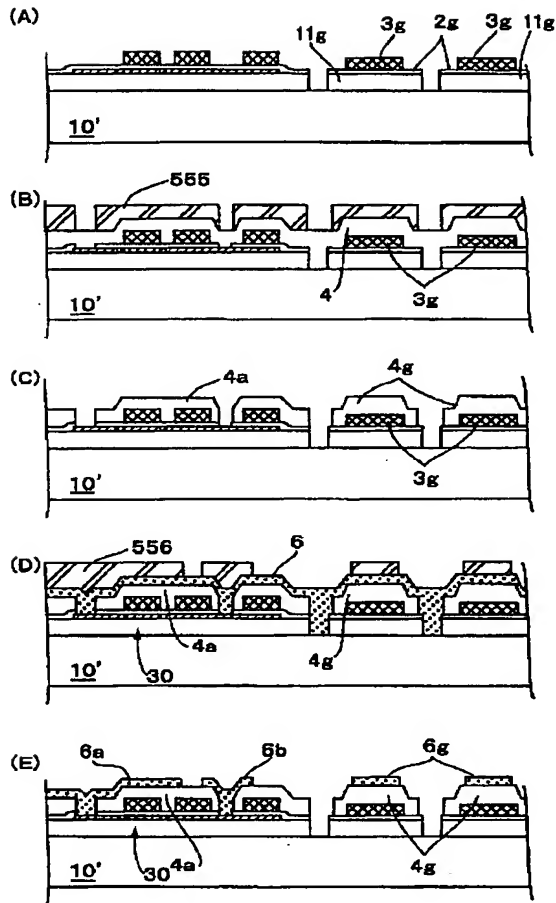


【図7】

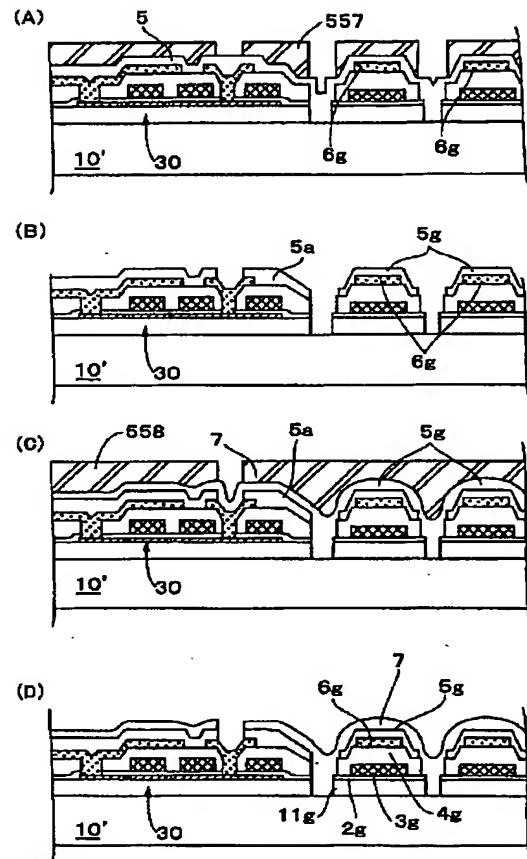


(20)

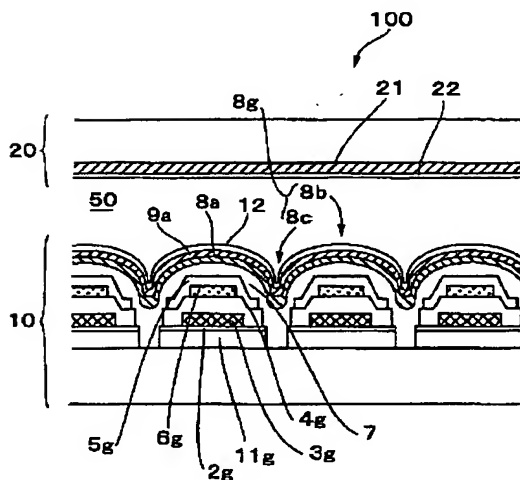
【図8】



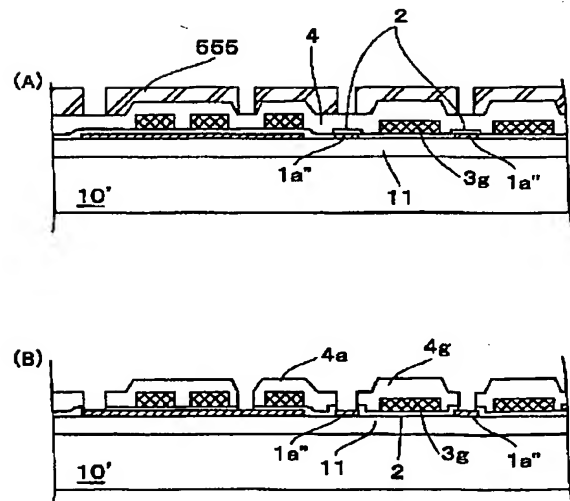
【図9】



【図12】

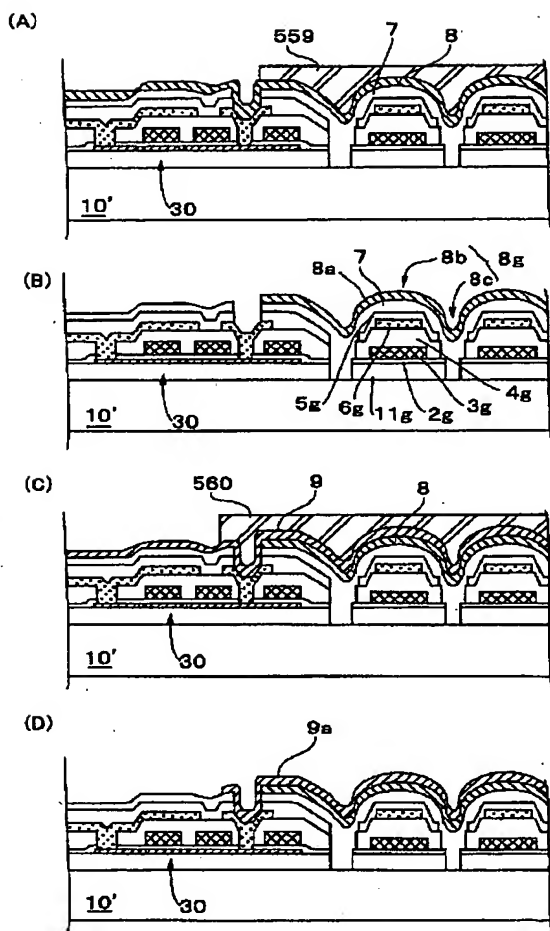


【図13】

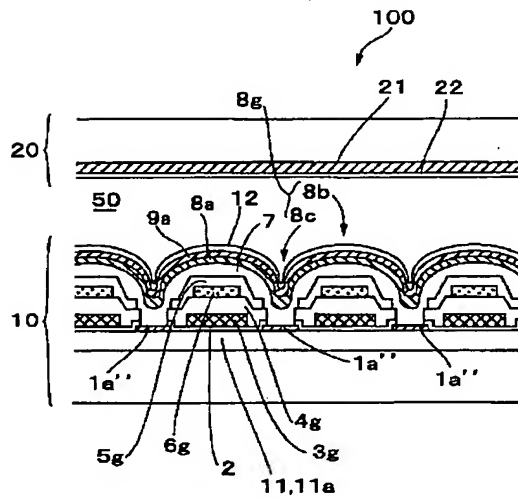


(21)

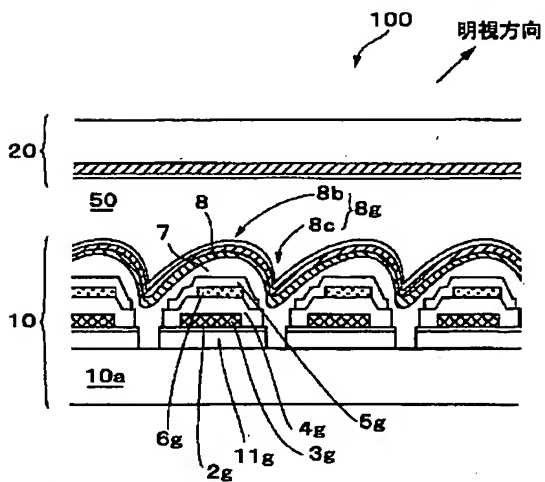
【図10】



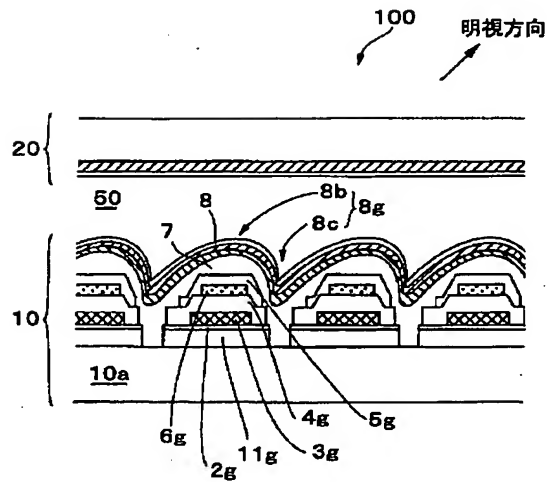
【図14】



【図15】

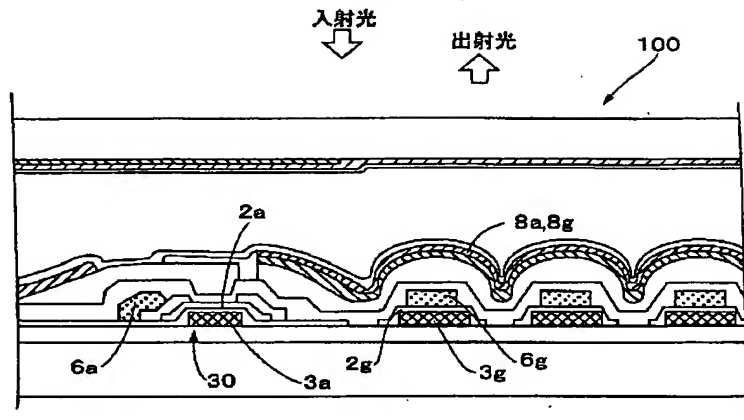


【図16】

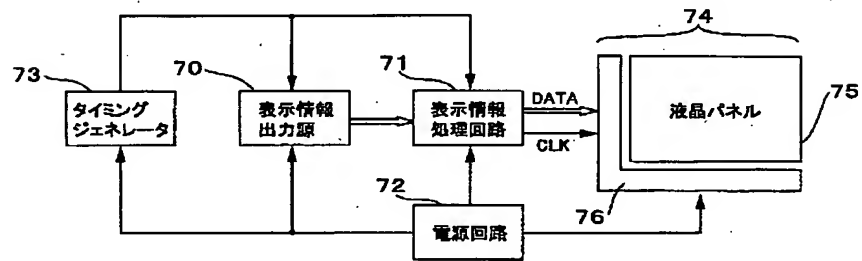


(22)

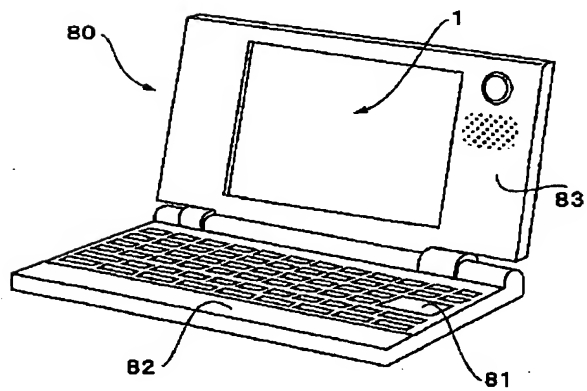
【図17】



【図18】

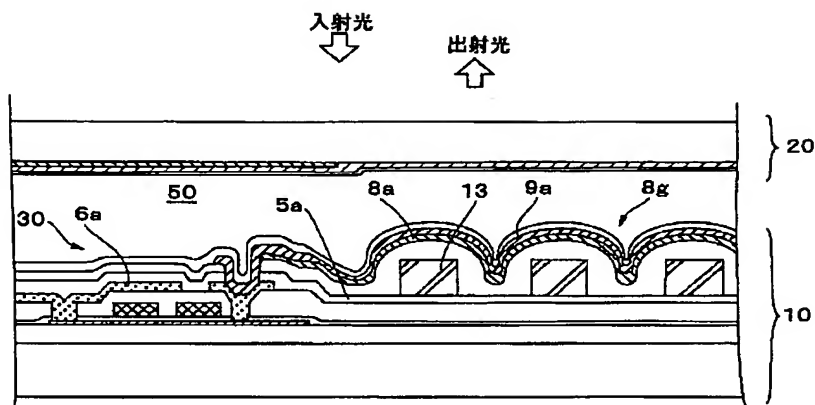


【図19】



(23)

【図21】



フロントページの続き

(51) Int. Cl. 7		識別記号		F I		テームコード (参考)	
G 0 9 F	9/30	3 4 9		G 0 9 F	9/30	3 4 9 D	
	9/35				9/35	3 4 9 Z	
H 0 1 L	21/336			H 0 4 N	5/66	1 0 2 A	
	29/786			H 0 1 L	29/78	6 1 2 Z	
H 0 4 N	5/66	1 0 2					

Fターム (参考) 2H091 FA08X FA08Z FA11X FA11Z
 FA14Z FA41Z GA01 GA06
 GA13 HA07 HA10 LA12 LA19
 LA20
 2H092 GA29 JA03 JA24 JA34 JA37
 JA41 JA46 JB22 JB58 KA04
 KA05 KB25 MA05 MA08 MA13
 MA19 MA29 MA30 MA41 NA03
 NA25 PA01 PA02 PA11 PA12
 PA13 QA07 QA10
 5C058 AA06 AB02 BA35
 5C094 AA43 BA03 BA43 CA19 CA24
 DA14 DA15 DB01 DB04 EA04
 EA06 EA07 EB02 ED15 FB12
 FB15
 5F110 AA16 AA30 BB02 BB04 CC01
 CC05 CC07 DD02 DD13 EE03
 EE04 EE06 EE28 EE44 FF02
 FF03 FF29 GG02 GG13 GG15
 GG25 GG45 HJ01 HJ04 HJ13
 HL03 HL04 HL06 HL07 HL12
 HL23 HM15 NN03 NN23 NN24
 NN35 NN72 PP03 QQ11